

**T.C.
MILLÎ EĞİTİM BAKANLIĞI**

ELEKTRİK-ELEKTRONİK TEKNOLOJİSİ

**TEMEL MANTIK DEVRELERİ
522EE0245**

Ankara, 2012

- Bu modül, mesleki ve teknik eğitim okul/kurumlarında uygulanan Çerçeve Öğretim Programlarında yer alan yeterlikleri kazandırmaya yönelik olarak öğrencilere rehberlik etmek amacıyla hazırlanmış bireysel öğrenme materyalidir.
- Millî Eğitim Bakanlığınca ücretsiz olarak verilmiştir.
- PARA İLE SATILMAZ.

İÇİNDEKİLER

AÇIKLAMALAR	iii
GİRİŞ	1
ÖĞRENME FAALİYETİ-1	3
1.SAYI SİSTEMLERİ.....	3
1.1 Sayılar	3
1.2. Sayı Sistemlerinin Dönüştürülmesi.....	4
1.2.1. Desimal (Onluk) Sayının Binary (İkilik) Sayıya Çevrilmesi.....	4
1.2.2. Binary (İkilik) Sayının Desimal (Onluk) Sayıya Çevrilmesi.....	4
1.2.3. İkili (Binary) Sayı Sistemini Onaltılık (Hexadesimal) Sayı Sistemine Çevirmek ..	5
1.2.4. Onaltılık (Hexadesimal) Sayının İkilik (Binary) Sayıya Çevrilmesi	5
1.3. İkili Sayı Sisteminde Toplama	7
1.4. İkili Sayı Sisteminde Çıkarma	8
1.4.1. Tümleme (Complementer) Yöntemi İle Çıkarma.....	8
1.4.2. Direkt Çıkarma	10
UYGULAMA FAALİYETİ	12
ÖLÇME VE DEĞERLENDİRME	14
ÖĞRENME FAALİYETİ-2	15
2.Mantıksal KAPI DEVRELERİ	15
2.1.Mantıksal (Lojik) Kapılar	16
2.2 Mantıksal Entegre Çeşitleri.....	25
2.2.1 TTL (Transistör Transistör Lojik 74XX).....	25
2.2.2 CMOS (Complementary Metal Oxide Semiconductor-Tamamlayıcı Metal Oksit Yarı İletken - 40XX).....	26
UYGULAMA FAALİYETİ	29
ÖLÇME VE DEĞERLENDİRME	46
ÖĞRENME FAALİYETİ-3	47
3.BOOLEAN MATEMATİĞİ	47
3.1. Boolean İşlemleri	47
3.1.1.Boolean Matematiği Sembolleri	47
3.1.2. Boolean Toplama ve Çarpma	48
3.2. Boolean Kanunları	48
3.2.1. Yer Değiştirme Kanunu	48
3.2.2. Dağılma Kanunu.....	49
3.3. Boolean Matematiği Kuralları	49
3.4. De Morgan Teoremleri.....	51
3.5. Sayısal Devre Tasarımı	55
3.5.1. Boolean İfadesinden Sayısal Devrelerin Çizilmesi	55
3.5.2. Sayısal (Lojik) Devreden Boolean İfadenin Elde Edilmesi	57
3.5.3. Dalga Diyagramının Çizilmesi	59
UYGULAMA FAALİYETİ	61
ÖLÇME VE DEĞERLENDİRME	62
ÖĞRENME FAALİYETİ-4	63
4. KARNOUGH HARİTASI	63
4.1. Değişken Sayısına Göre Karno Haritası	63
4.1.1. Değişkenli Karno Haritası	63
4.1.2 Değişkenli Karno Haritası	64

4.1.3. Değişkenli Karno Haritası	64
4.1.4. Değişkenli Karno Haritası	64
4.2. Fonksiyonun Karnough Haritasına Yerleştirilmesi.....	65
4.3. Karnough Haritasında Gruplandırma	67
4.4. Karnough Haritasından Sadeleşmiş İfadenin Yazılması	70
4.5. Farketmezlere Göre Karno Haritası	81
UYGULAMA FAALİYETİ	82
ÖLÇME VE DEĞERLENDİRME	85
MODÜL DEĞERLENDİRME	86
CEVAP ANAHTARLARI	87
ÖNERİLEN KAYNAKLAR.....	90
KAYNAKÇA	91

AÇIKLAMALAR

AÇIKLAMALAR

KOD	522EE0245
ALAN	Elektrik-Elektronik Teknolojisi
DAL/MESLEK	Dal Ortak
MODÜLÜN ADI	Temel Mantık Devreleri
MODÜLÜN TANIMI	Bu modül, sayı sistemleri, boolean matematiği, lojik kapılar, karnaugh haritaları kurallarını uygulayarak lojik ifadelerde sadeleştirmeyi kullanma, uygulamalar yaparak devrelerin kurulup çalıştırılması ile ilgili bilgi ve becerilerin kazandırıldığı bir öğrenme materyalidir.
SÜRE	40/32
ÖN KOŞUL	Bu modülün ön koşulu yoktur.
YETERLİK	Temel mantık devrelerini kurmak yeterlikleri kazandırılacaktır.
MODÜLÜN AMACI	Genel Amaç Bu modül ile gerekli ortam sağlandığında, zamanı iyi kullanarak temel mantık devreleri kurup çalıştırabileceksiniz. Amaçlar <ul style="list-style-type: none">➤ Sayı sistemlerini öğreneceksiniz.➤ Mantık devrelerini kurup çalıştırabileceksiniz.➤ Boolean matematiğini öğreneceksiniz.➤ Karnough (karno) haritalarını kullanıp devre kurup çizimini yapabileceksiniz.
EĞİTİM ÖĞRETİM ORTAMLARI VE DONANIMLARI	Ortam: Elektrik-elektronik laboratuvarı, işletme, kütüphane, ev, bilgi teknolojileri ortamı vb. Donanım: Bilgisayar, projeksiyon cihazı, çizim ve simülasyon programları, kataloglar, deney setleri, çalışma masası, AVO metre, bread board, eğitimci bilgi sayfası, havya, lehim, elektrikli almaçlar, anahtarlama elemanları, yardımcı elektronik devre elemanları, elektrik elektronik el takımları

ÖLÇME VE
DEĞERLENDİRME

Modül içinde her öğrenme faaliyetinden sonra verilen ölçme araçları ile kendinizi değerlendireceksiniz.
Öğretmen modül sonunda ölçme aracı (çoktan seçmeli test, doğru-yanlış testi, boşluk doldurma vb.) kullanarak modül uygulamaları ile kazandığınız bilgi ve becerileri ölçerek sizi değerlendirecektir.

GİRİŞ

GİRİŞ

Sevgili Öğrenci,

Dijital elektronik, çağa ayak uydurmak isteyen, yeni teknolojileri takip etmek isteyen bir öğrenci için öğrenilmesi gereken bir konudur. Kolay anlaşılabilir ve öğrenilebilir olması, devre tasarımının kolay ve esnek olması dijital elektroniği cazip kılan özelliklerdir. Teknik elemanlar hızlı sanayileşmenin, ekonomik, sosyal ve kültürel kalkınmanın en önemli unsurudur. Hızlı ve sürekli üretim teknik elemanların aynı dili kullanmaları ile sağlanır. Yarı iletkenlerin ucuzlaması, üretim tekniklerinin hızlanması sonucu günlük yaşamda ve iş yerlerinde kullanılan aygıtların büyük bir bölümü dijital elektronik devreli olarak üretilmeye başlamıştır. Dijital devreler hassas çalıştığı, az yer kapladığı, az güç harcadığı için tercih edilmektedir.

Sizlerde bu modülü aldıktan sonra dünya standartlarında sayısal elektronikte kullanılan sayı sistemlerini, devreleri sadeleştirmede kullanılan boolean matematiğini, lojik devrelerde kullanılan entegreleri tanıyabilecek, tasarımını yapabilecek, lojik devrelerin sembollerini tanıyıp devre şemalarını kolaylıkla çizebilecek ve çizilmiş olan devre şemalarını da okuyabileceksiniz. Karno haritalarını kullanarak sayısal(lojik) devre tasarımında kullanılan lojik devreyi en çabuk en sade şekliyle tasarlayıp çizebileceksiniz.

ÖĞRENME FAALİYETİ-1

AMAÇ

Sayı sistemlerini öğreneceksiniz. Dijital elektronik devrelerin tasarım, üretim ve onarım süreçlerini anlayabilmek için matematik kurallarını ve sayıları bilmek şarttır.

ARAŞTIRMA

- Gündelik hayatta kullandığımız sayı sisteminin ne olduğunu araştırınız.
- İnternette, kütüphanelerden ve çevrenizden sayı sistemleri, çeşitleri hakkında bilgiler toplayınız, bu sayı sistemlerinin kullanıldığı yerleri araştırınız.

1.SAYI SİSTEMLERİ

1.1 Sayılar

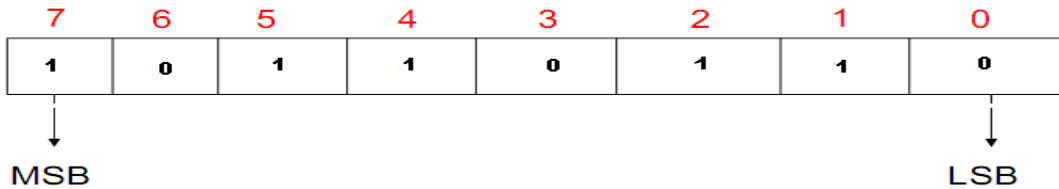
Dijital (sayısal) elektronikte dört çeşit sayı sistemi kullanılmaktadır. Bunlar :

- İkilik (binary) sayı sistemi
- Onlu (desimal) sayı sistemi
- Sekizli (oktal) sayı sistemi
- On altılı (hexadesimal) sayı sistemi'dir.

Şimdi bu sayı sistemlerini sırasıyla görelim

- İkilik sayı sistemi

Binary sayı sisteminde iki adet sayı bulunur. Bunlar 0 ve 1 dir. Bu yüzden binary sayı sisteminin tabanı 2'dir. (1011)₂ şeklinde yazılır. Bu sayı sistemine İngilizce'de ikili sayı anlamına gelen **binary numbers** yani **binary sayı sistemi** denilmiştir. Her sayı dijital olarak ifade edilir ve basamaklar 2'nin kuvveti olarak yazılır. Örneğin 4 dijitten (haneden) oluşan yani 4-bitlik bir sayının bit ağırlıkları $2^3, 2^2, 2^1, 2^0$ 'dır. Bit ağırlıklarının en küçük olduğu dijite en küçük değerlikli sayı (least significant digit, LSD), bit ağırlığının en büyük olduğu dijite ise en büyük değerlikli sayı (most significant digit) denir. MSB tarafı en ağırlıklı bit, LSB tarafı en küçük değerlikli bittir.



➤ Onlu sayı sistemi

Desimal sayı sistemi normal sayma sayılardan oluşur. Yani, 0 1 2 3 4 5 6 7 8 9 sayılarından oluşur. Günlük hayatımızda kullandığımız sayı sistemidir. On adet sayı bulunduğu için bu sayı sisteminin tabanı 10'dur. $(348)_{10}$ şeklinde yazılır. Bu sayı sisteminde ise dört matematiksel işlem bilindiği gibidir.

➤ Sekizli sayı sistemi

Oktal sayı sisteminde 8 adet rakam bulunmaktadır. Bunlar 0 1 2 3 4 5 6 7'dir. Taban sayısı 8'dir. $(125)_8$ şeklinde gösterilir.

➤ On altılı sayı sistemi

Hexadesimal sayı sisteminde 16 adet rakam bulunur. Bunlar 0 1 2 3 4 5 6 7 8 9 A B C D E F'dir. Burada 10=A, 11=B, 12=C, 13=D, 14=E, 15=F ye karşılık gelir. Tabanı ise 16'dır ve $(1B3A)_{16}$ şeklinde yazılır.

1.2. Sayı Sistemlerinin Dönüştürülmesi

1.2.1. Desimal (Onluk) Sayının Binary (İkilik) Sayıya Çevrilmesi

Desimal sayı binary sayıya çevrilirken binary sayının tabanı olan 2'ye bölünür. Kalanlar bir kenara yazılarak tersten ikilik sayı olarak yazılır.

Örnek : $(12)_{10}$ sayısını binary (ikilik) sayıya çeviriniz.

$$12 / 2 = 6 \quad \text{kalan : 0}$$

$$6 / 2 = 3 \quad \text{kalan : 0}$$

$$3 / 2 = 1 \quad \text{kalan : 1}$$

$$1 / 2 = \text{yok} \quad \text{kalan : 1}$$

$$\text{Sayımız } (12)_{10} = (1100)_2 \quad \text{olur.}$$

Bir başka şekilde yazacak olursak:

$$\begin{array}{r} 12 \mid 2 \\ - 12 \mid 6 \\ \hline 0 \end{array}$$

$$\begin{array}{r} 6 \mid 2 \\ - 6 \mid 3 \\ \hline 0 \end{array}$$

$$\begin{array}{r} 3 \mid 2 \\ - 2 \mid 1 \\ \hline 1 \end{array}$$

$$(12)_{10} = (1100)_2 \quad \text{olur.}$$

Tersten yazılır. ↙

1.2.2. Binary (İkilik) Sayının Desimal (Onluk) Sayıya Çevrilmesi

Örneğin $(110)_2$ binary sayısını desimal sayıya çevirelim.

$$(110)_2 = 1x2^2 + 1x2^1 + 0x2^0 \Rightarrow 1x4 + 1x2 + 0x1 = 4 + 2 + 0 = (6)_{10} \text{ bulunur.}$$

Not: Her bir bit kendi kuvveti ile çarpılır ve hepsi toplanır.

Örnek olarak $(101)_2$ ve $(111)_2$ sayılarını onlu sayıya çevirelim.

$$(101)_2 = 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 4 + 0 + 1 = (5)_{10}$$

$$(111)_2 = 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 4 + 2 + 1 = (7)_{10}$$

1.2.3. İkili (Binary) Sayı Sistemini Onaltılık (Hexadesimal) Sayı Sistemine Çevirmek

İkili (binary) sayıyı on altılık sayı sistemine çevirmek için verilen ikili sayı sağdan başlamak üzere 4'er 4'er gruplara ayrılır. Ayrılan her grubun on altılık(hexadesimal) karşılığı yazılır.

Örnek: $(01011101)_2 = (\dots)_{16}$ on altılık karşılığını bulunuz.

Çözüm: 4'erli gruplara ayırırsak;

0101 1101

5 D $(01011101)_2 = (5D)_{16}$ bulunur.

Örnek: $(101101011111)_2 = (\dots)_{16}$ on altılık karşılığını bulunuz.

Çözüm: 4'erli gruplara ayırırsak;

1011 0101 1111

B 5 F $(101101011111)_2 = (B5F)_{16}$ bulunur.

1.2.4. Onaltılık (Hexadesimal) Sayının İkilik (Binary) Sayıya Çevrilmesi

Hexadesimal (Onaltılık) sayıyı binary sayıya çevirme işlemi yapılırken düşük ağırlıklı değerden itibaren Hex sayı dört bitlik gruplara ayrılır. Sayının karşılığı bulunur.

Örnek : $(1AB3)_{16} = (\dots)_2$ sayısını binary sayıya çeviriniz.

Çözüm: $(1AB3)_{16} = \underline{1} \quad \underline{A} \quad \underline{B} \quad \underline{3}$
0001 1010 1011 0011

$(1AB3)_{16} = (1101010110011)_2$ olur.

Örnek : $(AF8)_{16} = (\dots)_2$ sayısını binary sayıya çeviriniz.

Çözüm: $(AF8)_{16} = \underline{A} \quad \underline{F} \quad \underline{8}$
1010 1111 1000 $(AF8)_{16} = (10101111000)_2$ bulunur.

Desimal Sayı	Binary Sayı	Oktal Sayı	Hexadesimal Sayı
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

Tablo 1.1 : Desimal , binary, oktal, sayı hexadesimal sayıların karşılıkları

Tablo 1.1'de 0'dan 15'e kadar desimal , binary, oktal, sayı hexadesimal sayıların karşılıkları görülmektedir.

Not 1: Oktal(sekizlik) sayının desimal (onluk) sayıya çevrilmesi

Oktal sayı sisteminde taban 8 olduğu için işlemlerimizde bu tabanı kullanacağız.

Örnek : $(25)_8$ oktal sayısını desimal sayıya çevirelim.

$$(25)_8 = 2 \times 8^1 + 5 \times 8^0 \Rightarrow 2 \times 8 + 5 \times 1 = 16 + 5 = 21_{10} \text{ bulunur.}$$

Örnek : $(147)_8$ oktal sayısını desimal sayıya çevirelim.

$$(147)_8 = 1 \times 8^2 + 4 \times 8^1 + 7 \times 8^0 \Rightarrow 1 \times 64 + 4 \times 8 + 7 \times 1 = 64 + 32 + 7 = (103)_{10} \text{ bulunur.}$$

Not 2: Binary (ikilik) sayının oktal (sekizlik) sayıya çevrilmesi

Binary sayıyı sekizlik (oktal)sayıya çevirmek için binary sayı sağ taraftan yani LSB olan taraftan itibaren 3'er 3'er gruplara ayrılır ve her grubun oktal karşılığı yazılır.

Örnek: $(01011101)_2 = (\dots)_8$ oktal karşılığını bulunuz.

Çözüm: 3'erli gruplara ayırırsak;

$$\begin{array}{ccc} \underline{01} & \underline{011} & \underline{101} \\ 1 & 3 & 5 \end{array} \quad (01011101)_2 = (135)_8 \text{ bulunur.}$$

Örnek: $(1010111)_2 = (\dots)_8$ oktal karşılığını bulunuz.

Çözüm: 3'er 3'er gruplara ayırırsak;

$$\begin{array}{ccc} \underline{1} & \underline{010} & \underline{111} \\ 1 & 2 & 7 \end{array} \quad (1010111)_2 = (127)_8 \text{ bulunur.}$$

Not 3: Oktal (sekizlik)sayının binary(ikilik) sayıya çevrilmesi

Oktal sayıyı binary sayıya çevirmek için oktal sayının her biri 3 bitlik binary sayıya çevrilir.

Örnek : $(432)_8 = (\dots)_2$ sayısını binary sayıya çeviriniz.

$$\text{Çözüm: } (432)_8 = \begin{array}{ccc} 4 & 3 & 2 \\ 100 & 011 & 010 \end{array} \quad (432)_8 = (100011010)_2 \text{ bulunur.}$$

Not 4: Desimal (onluk) sayının hexadesimal (on altılık) sayıya çevrilmesi

Desimal sayıyı, hexadesimal sayıya çevirmek için desimal sayı 16'ya bölünür. Bölme sonunda kalanlar tersten yazılır. Aşağıdaki örnekleri inceleyiniz.

Örnek: $(67)_{10} = (\dots)_{16}$ sayısını çeviriniz.

$$(67)_{10} = (47)_{16}$$

$$\begin{array}{r|l} 67 & 16 \\ - 64 & \\ \hline & 7 \end{array}$$

Örnek: $(955)_{10} = (\dots)_{16}$ sayısını çeviriniz.

$$(955)_{10} = (3BB)_{16} \quad (B=11 \text{ 'dir})$$

$$\begin{array}{r|l} 955 & 16 \\ - 80 & \\ \hline 155 & 16 \\ - 144 & \\ \hline 11 & 11 \\ \hline & B \end{array}$$

Not 5: Hexadesimal (on altılık) sayının desimal (onluk) sayıya çevrilmesi

Örnek: $(4F8)_{16}$ sayısını desimal sayıya çevirelim.

$$\begin{aligned}(4F8)_{16} &= 4 \times 16^2 + F \times 16^1 + 8 \times 16^0 \\ &= 4 \times 256 + F \times 16 + 8 \times 1 = 4 \times 256 + 15 \times 16 + 8 \times 1 = 1024 + 240 + 8 = (1272)_{10}\end{aligned}$$

bulunur.

Hexadesimal sayılarla hesap yapılırken harf olarak belirtilen sayıların rakama çevrilerek hesap yapılması daha kolay olacaktır. Örneğin (C = 12 , A = 10 , F = 15) vb.

Örnek : $(AB2)_{16}$ sayısını desimal sayıya çeviriniz.

$$\begin{aligned}(A12)_{16} &= A \times 16^2 + B \times 16^1 + 2 \times 16^0 \\ &= 10 \times 256 + 11 \times 16 + 2 \times 1 \\ &= 2560 + 176 + 2 = (2738)_{10}\end{aligned}$$

olur.

1.3. İkili Sayı Sisteminde Toplama

İkili sayılarda toplama işleminde aşağıdaki kuralların bilinmesi gerekir.

$$\begin{aligned}0 + 0 &= 0 \\ 0 + 1 &= 1 \\ 1 + 0 &= 1 \\ 1 + 1 &= 0 \text{ Elde 1 var.}\end{aligned}$$

Örnek: $(11)_2$ ve $(10)_2$ sayılarını toplayınız.

$$\begin{array}{r} 1 \leftarrow \text{elde 1} \\ \downarrow \\ \begin{array}{r} 11 \\ + 10 \\ \hline 101 \end{array} \quad \begin{array}{l} \text{Görüldüğü gibi } 1+1 = 0 \text{ ve elde bir sonraki basamağa} \\ \text{aktarılmıştır.} \\ (11)_2 = (3)_{10} \\ \text{ve } (10)_2 = (2)_{10} \text{ dir. Toplam } 3+2=5 \text{ tir.} \end{array} \end{array}$$

Örnek: $(101)_2$ ve $(110)_2$ sayılarını toplayınız.

$$\begin{array}{r} 101 \text{ — } 5 \\ + 110 \text{ — } 6 \\ \hline 1011 \text{ — } 11 \end{array}$$

Örnek: $(1011)_2$ ve $(1010)_2$ sayılarını toplayınız.

$$\begin{array}{r} 1011 \text{ — } 11 \\ + 1010 \text{ — } 10 \\ \hline 10101 \text{ — } 21 \end{array}$$

Örnek: $(0011)_2$, $(110)_2$ ve $(1111)_2$ sayılarını toplayınız.

$$\begin{array}{r} 11 \\ 1111 \\ \hline 11 \\ 110 \\ + 1111 \\ \hline 11000 \end{array} \begin{array}{l} \\ \\ \\ \\ \\ \end{array} \begin{array}{l} \text{elde} \\ \\ \\ \\ \\ \end{array}$$

Örnek: $(011)_2$, $(11)_2$, $(001)_2$ ve $(1010)_2$ sayılarını toplayınız.

$$\begin{array}{r} 011 \\ 11 \\ 001 \\ + 1010 \\ \hline 10001 \end{array} \begin{array}{l} \rightarrow 3 \\ \rightarrow 3 \\ \rightarrow 1 \\ \rightarrow 10 \\ \rightarrow 17 \end{array}$$

1.4. İkili Sayı Sisteminde Çıkarma

Binary (ikilik) sayılarda çıkarma işleminde aşağıdaki kurallar uygulanır.

$$0 - 0 = 0$$

$$1 - 0 = 1$$

$$0 - 1 = 1 \text{ (Burada bir soldaki sütundan 1 borç alınır ve bu sütuna 2 olarak yazılır.)}$$

$$1 - 1 = 0$$

İkilik sayı sisteminde çıkarma işlemi iki metot ile yapılmaktadır.

1. metot tümleme (complementer) yöntemi ile çıkarma
2. metot ise direkt çıkarma işlemidir.

1.4.1. Tümleme (Complementer) Yöntemi İle Çıkarma

$$\text{xxxxx} \rightarrow \text{eksilen sayı}$$

$$\text{—yyyyy} \rightarrow \text{çıkan sayı}$$

$$\text{ZZZZ} \rightarrow \text{kalan (fark)}$$

- Çıkan sayının 1'e tümleyeni alınır yani 0'lar 1, 1'ler 0 yapılır.
- Eksilen sayı ile çıkan sayının 1'e tümleleri toplanır.
- Toplamanın en sonundaki bit (MSB tarafı), LSB'nin altına (taşınır)yazılır.
- En büyük değerlikli basamakta elde 1 oluşursa bu işlem sonucunun pozitif olduğu anlamına gelir.
- Eğer elde 1 oluşmamışsa sonuç negatiftir doğru cevabı bulmak için sonuç terslenerek yazılır.

Aşağıdaki örneği dikkatlice inceleyiniz.

$$\begin{array}{r} 1101\ 1001\ 1001 \\ -1010\ 0101\ 1101 \\ \hline \end{array} \quad \Rightarrow \quad \begin{array}{r} 1101\ 1001\ 1001 \\ +0101\ 1010\ 0010 \\ \hline \end{array}$$

(MSB) 1 0011 0011 1011 **(LSB)**

+ → 1

0011 0011 1100

Görüldüğü gibi bu metotta 2. sayının 0'ları 1, 1'leri 0 yapılarak toplama işlemi gerçekleştirilmektedir.

Örnek:

$$\begin{array}{r} + \\ \hline (11001)_2 \\ + (10011)_2 \\ \hline \end{array}$$

Çıkan sayının 1. tümleyeni alınır.
0 lar 1 ,1'ler 0 yapılır.
(10011) \longrightarrow (01100) olur.

$$\begin{array}{r} 11001 \\ + 01100 \\ \hline \end{array}$$

$$\begin{array}{r} 1\ 00101 \\ + \quad \quad \quad 1 \\ \hline 00110 \end{array}$$

Elde 1 olduğundan sonuç pozitifdir ve elde 1 LSB tarafına eklenerek sonuç bulunur.

$$\begin{array}{r} 11001 \rightarrow (25) \\ 10011 \rightarrow (19) \\ \hline 6 \text{ olur.} \end{array}$$

Örnek: (1101)₂ sayısından (0110)₂ sayısını çıkarınız.

$$\begin{array}{r} 1101 \rightarrow 1101 \\ - 0110 \rightarrow + 1001 \text{ (Tümleyeni alındı)} \\ \hline 10111 \\ + \quad \quad \quad 1 \\ \hline 1000 \end{array}$$

Toplama sonucunda en büyük bit 1 (elde 1) olduğu için LSB tarafına alınıp tekrar toplandı.

1.4.2. Direkt Çıkarma

Örnek:

$$\begin{array}{r} \curvearrowright \\ 101 \\ - 010 \\ \hline 011 \end{array}$$

1 den bir ikililik (11) aktarıldı

Burada çıkarma işlemi yapılırken 1. sayının MSB (most significant digit) tarafından iki tane 1 alıp 2. sayıdan çıkarıyoruz.

Örnek:

$$\begin{array}{r} 10110 \\ - 01010 \\ \hline 01100 \end{array}$$

(4. işleme kadar normal çıkarma işlemi yapılırken 4. işlemde 0 - 1 karşımıza çıkar. 0'dan 1 çıkarılamayacağı için yan sütundan 1 borç alınır yani iki tane (11) alınır. Bu (11) lerden bir tanesi aşağıdaki 1 den çıkar ve sadece 1 kalır. Kalan 1 aşağıdaki sonuca yazılır. 5. işlemde 1 - 0 dan 1 borç alındığı için durum 0 - 0 olmuştur ve sonuç 0 olur.

Bu işlem desimal sayı sistemine çevrilerek de yapılabilir.

$$(10110)_2 = (22)_{10} \text{ ve } (01010)_2 = (10)_{10}$$

$$(22)_{10} - (10)_{10} = (12)_{10} \text{ olur. } (12) \text{ sayısının ikili karşılığını yazarsak}$$

$$(12)_{10} = (01100)_2 \text{ sonucu elde edilmiş olur.}$$

Örnek: $(1010)_2$ sayısından $(0101)_2$ sayısını çıkarınız.

$$\begin{array}{r} 1010 \\ - 0101 \\ \hline 0101 \end{array}$$

Desimal karşılığı yazılırsa
 $(1010)_2=10$ ve $(0101)_2 = 5$

$$(10)_{10} - (5)_{10} = 5 \text{ olur.}$$

Örnek: $(1010)_2$ sayısından $(0011)_2$ sayısını çıkarınız.

$$\begin{array}{r} 1010 \\ - 0011 \\ \hline 0111 \end{array}$$

Desimal karşılığı yazılırsa

$$(1010)_2 = 10$$

$$(0011)_2 = 3$$

$$(10)_{10} - (3)_{10} = 7 \text{ olur.}$$

Örnek : $(1011101)_2$ sayısından $(1101)_2$ sayısını çıkarınız.

$$\begin{array}{r} 1011101 \longrightarrow 93 \\ - 1101 \longrightarrow 13 \\ \hline 101000 \longrightarrow 80 \end{array}$$

UYGULAMA FAALİYETİ

UYGULAMA FAALİYETİ

Aşağıda 10 sayı sisteminde verilen sayıyı ikilik sayı sistemine çeviriniz.

$$(9)_{10} = (\dots\dots\dots)_2$$

Çözüm:

$(9)_{10}$ desimal sayısını binary sayıya çevirme işlemi

Bölünen	Bölen	Bölüm	Kalan	
9	÷ 2	= 4	1	↑
4	÷ 2	= 2	0	
2	÷ 2	= 1	0	
1	÷ 2	= Yok	1	

binary karşılığı tersten yazılır (ok yönünde).

$$(9)_{10} = (1001)_2 \text{ olur.}$$

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız beceriler için **Evet**, kazanamadıklarınız için **Hayır** kutucuklarına (X) işareti koyarak öğrendiklerinizi kontrol ediniz.

Değerlendirme Ölçütleri		Evet	Hayır
1	Onlu (desimal) sayı sistemini ikili (binary) sayı sistemine çevirebildiniz mi?		
2	İkili (binary) sayı sistemini onlu (desimal) sayı sistemine çevirebildiniz mi?		
3	İkili (binary) sayı sistemini onaltılı (hexadesimal) sayı sistemine çevirebildiniz mi?		
4	Onaltılı (hexadesimal) sayı sistemini sayı ikili (binary) sistemine çevirebildiniz mi?		
5	İkili sayı sisteminde toplama yapabildiniz mi?		
6	İkili sayı sisteminde çıkarma yapabildiniz mi?		

DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “ Ölçme ve Değerlendirme ”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıda verilenleri istenen sayı sistemlerine çeviriniz.

- Aşağıdaki ikili sayıları onlu sayı sistemine çeviriniz.
a) $(11010)_2 = (\dots)_{10}$ c) $(100011)_2 = (\dots)_{10}$
b) $(110111)_2 = (\dots)_{10}$ d) $(11011)_2 = (\dots)_{10}$
- Aşağıdaki ikili sayıları oktal sayı sistemine çeviriniz.
a) $(111010)_2 = (\dots)_8$ c) $(1010011)_2 = (\dots)_8$
b) $(1110111)_2 = (\dots)_8$ d) $(101011)_2 = (\dots)_8$
- Aşağıdaki ikili sayıları hexadesimal sayı sistemine çeviriniz.
a) $(1101010)_2 = (\dots)_{16}$ c) $(1010011)_2 = (\dots)_{16}$
b) $(11010111)_2 = (\dots)_{16}$ d) $(1101101)_2 = (\dots)_{16}$
- Aşağıdaki desimal sayıları oktal sayı sistemine çeviriniz.
a) $(15)_{10} = (\dots)_8$ c) $(78)_{10} = (\dots)_8$
b) $(110)_{10} = (\dots)_8$ d) $(83)_{10} = (\dots)_8$
- Aşağıdaki desimal sayıları hexadesimal sayı sistemine çeviriniz.
a) $(22)_{10} = (\dots)_{16}$ c) $(157)_{10} = (\dots)_{16}$
b) $(87)_{10} = (\dots)_{16}$ d) $(255)_{10} = (\dots)_{16}$
- Aşağıdaki işlemleri yapınız.
a) $(11011)_2 + (10110)_2 = (\dots)_2$
b) $(110110)_2 + (11110)_2 = (\dots)_2$
c) $(110110)_2 - (1110)_2 = (\dots)_2$
d) $(110110)_2 - (1101)_2 = (\dots)_2$

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-2

AMAÇ

Temel mantık devrelerini ve çeşitlerini tanıyarak kullanılan bu elemanlarla ilgili çeşitli tasarımlar yapabileceksiniz. Tasarlamış olduğunuz bu devreleri bread board veya bilgisayar ortamında uygulayabileceksiniz.

ARAŞTIRMA

- “0” ve “1” ne demektir? Dijital sinyal nedir? İkilik, onluk ve onaltılık sayı sistemleri ve özellikleri nelerdir? Lojik kapıların çeşitleri, sembolleri, doğruluk tabloları, entegreleri nelerdir? Lojik ifade veya lojik fonksiyon nedir? Lojik fonksiyon kapılarıyla nasıl gerçekleştirilir? Gerçekleştirilmiş bir lojik devrenin çıkışı nasıl bulunur? Doğruluk tablosuna bakarak lojik fonksiyon nasıl çıkarılır? Lojik entegrelerin üzerinde yazan bilgiler ne anlama gelmektedir?
- Matematik işlemleri yapan “ve, vedeğil, veya, veyadeğil, özel veya, özel veyadeğil, değil” kapılarını gerçekleştiren entegreleri, katalogları ve interneti kullanarak inceleyiniz. Bu kapıların çeşitleri, isimleri hakkında bilgi toplayınız ve her bir kapı için bir entegrenin katalog bilgilerini yazınız.
- Evinizde bilgisayardan lojik kapılar hakkında bilgi toplayınız. Bu kapıların kılıf şekline ve iç yapısına dikkat ediniz.
- Elektronik malzemelerin satıldığı bir işletmeye giderek entegreli kapı çeşitlerini görünüz.
- Çalışmalarınızı rapor hâline getirerek sınıf ortamında bilgi paylaşımında bulununuz.

2.MANTIKSAL KAPI DEVRELERİ

Dijital elektroniğin temelini lojik(mantık) kapılar oluşturmaktadır. Dijital devreler lojik kapılar kullanılarak elde edilir. Lojik kapıların iyi bilinmesi fonksiyonlarının ve özelliklerinin kavranması ilerde devre tasarımında çok büyük kolaylık sağlayacaktır.

Kapılar, entegre ((IC) integrated circuit)) denilen yarı iletken elemanların içinde bulunmakla birlikte direnç, diyot, transistör kullanmak suretiyle de lojik kapılar oluşturmak mümkündür. Entegre devreler, güç harcamasının az, çalışma hızının yüksek, ebatlarının küçük ve ekonomik olması gibi birçok üstün özelliği nedeniyle tercih edilmektedir.

Lojik kapılara geçmeden önce şunun çok iyi bilinmesi gerekir: Lojik kapı devrelerinde iki gerilim seviyesi vardır. Birincisi lojik (1) yani yüksek seviye (+5V) ve ikincisi ise lojik (0) yani düşük seviye (0 V) dir.Sırasıyla lojik kapı devrelerini inceleyelim.

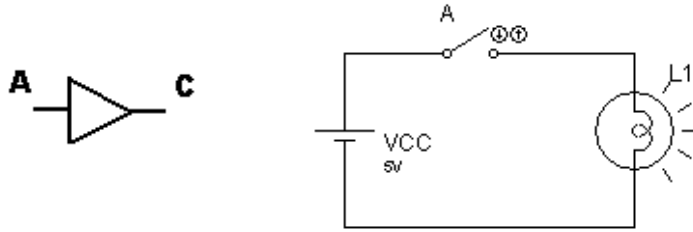
2.1.Mantıksal (Lojik) Kapılar

Sayısal devrelerin tasarımında kullanılan temel devre elemanlarına lojik kapılar adı verilir. Bir lojik kapı bir çıkış, bir veya birden fazla giriş hattına sahiptir. Çıkışı, giriş hatlarının durumuna bağlı olarak lojik-1 veya lojik-0 olabilir. Bir lojik kapının girişlerine uygulanan sinyale bağlı olarak çıkışının ne olacağını gösteren tabloya doğruluk tablosu (truth table) adı verilir.

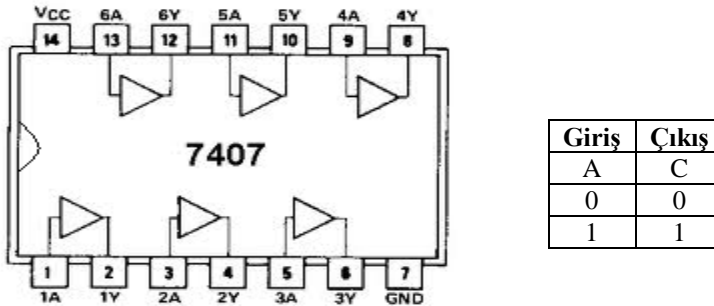
TAMPON(Buffer) ,VE(AND), VEYA(OR), DEĞİL(NOT), VEDEĞİL(NAND), VEYADEĞİL(NOR), ÖZELVEYA(EXOR) ve ÖZELVEYA DEĞİL(EXNOR) temel lojik kapılardır.

➤ Tampon kapısı (buffer gate)

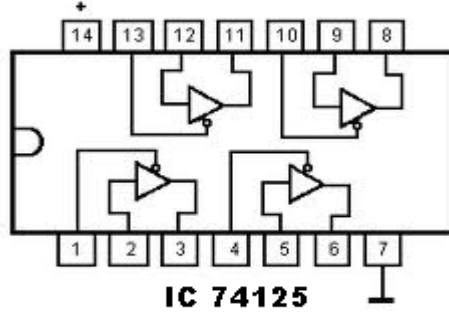
Tampon kapısının bir girişi ve bir çıkışı bulunmaktadır. Esasında tampon bir kapı grubuna girmemektedir. Bu devre elektronik katlar veya kullanılan diğer kapılar arasında empedans uygunluğu sağlar. Kullanılan devrelerde bir katın çıkış empedansı diğer katın giriş empedansına eşit olmaz ise katlar arasında bulunan bu uyumsuzluk enerji kayıplarına neden olmaktadır. Tampon katı ile empedans uygunsuzluğundan oluşan kayıplar önlenmiş olur.



Şekil 2.1 : Tampon (buffer) sembolü ve elektriksel şeması



Şekil 2.2 :7407 Entegresi iç yapısı kapısı ve doğruluk tablosu

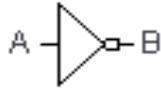


Şekil 2.3: 74127 Tampon entegresi iç yapısı

74125 entegresinin de iç yapısında dört adet tampon kapısı bulunmaktadır. Burada 1,4,10 ve 13 nu.lı ayaklar yetki (enable) girişleridir. Yetki ucu entegrenin çıkışına girişten verilen bilginin iletilip ileilmeyeceğine karar veren uçtur. Yetki ucuna lojik 0 verilirse çıkış aktif çıkış olur.

➤ Değil kapısı (not gate, inverter):

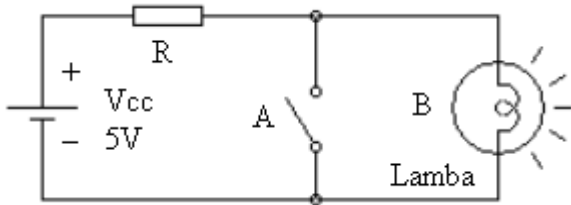
DEĞİL kapısının bir girişi ve bir çıkışı vardır. Değil (NOT) kapısı girişine uygulanan lojik bilgiyi çıkışına tersini alarak aktaran kapıdır. Bir başka ifade ile girişine lojik 1 uygulanırsa çıkışta lojik 0, girişte lojik 0 uygulanırsa çıkışta lojik 1 veren kapıdır. Bu özelliğinden dolayı **evirici**, **tersleyici** de denilmektedir. Bir ifadenin örneğın A'nın tersi (A' veya \bar{A}) şeklinde yazılır.



$$B = A'$$

Giriş	Çıkış
A	B
0	1
1	0

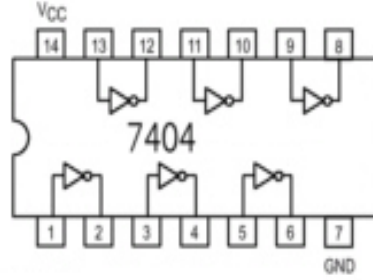
Şekil 2.4:DEĞİL (NOT) kapısı sembolü, çıkış ifadesi ve Değil kapısı doğruluk tablosu



Elektriksel eşdeğerinde görüleceği gibi eğer anahtar açık (lojik 0) ise lamba (lojik 1) yanacaktır. Anahtar kapalı olduğunda (lojik 1) ise lamba (lojik 0) yanmayacaktır.

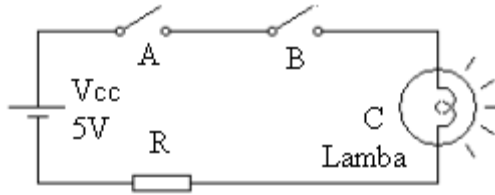
Şekil 2.5: Değil (NOT) kapısı elektriksel eşdeğeri

7404 entegresi içinde altı adet DEĞİL (NOT) kapısı bulundurur. Bu entegre kullanılırken altı taneden herhangi biri veya birden fazla Değil kapısı birlikte kullanılabilir.



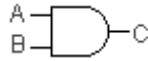
Şekil 2.6 : IC 7404 entegresinin iç yapısı

➤ Ve kapısı (and gate)



Şekil 2.7 : VE kapısı elektriksel şeması

Ve kapısını anlamak için elektriksel devresine bakalım. Şekilde görüldüğü gibi kaynak(Vcc), A ve B anahtarları ve lamba (yük) birbirlerine seri bağlıdır. Anahtarlardan birinin açık olması lambayı yakmaz. Ancak A ve B anahtarının ikisi de kapalı '1' olduğunda lamba ışık verecektir yani '1' olacaktır. Anahtarın açık olması '0', anahtarın kapalı olması '1', lambanın sönmük olması '0', lambanın yanması '1' olarak adlandırılır. Doğruluk tablosunda görüldüğü gibi iki değişken (A ve B) olduğu için ($2^n=2^2=4$) dört farklı durum ortaya çıkmaktadır.



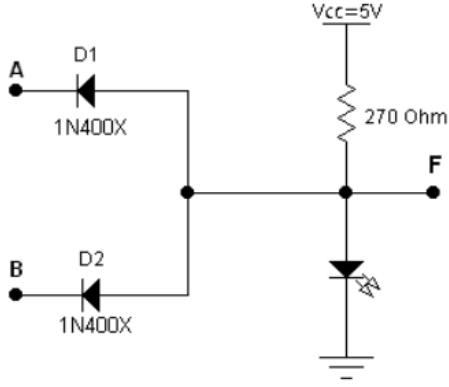
$$C = A.B$$

A	B	Çıkış (C)
0	0	0 (Lamba Yanmaz)
0	1	0 (Lamba Yanmaz)
1	0	0 (Lamba Yanmaz)
1	1	1 (Lamba Yanar)

Şekil 1.8. :İki girişli ve (and) kapısı sembolü ve doğruluk tablosu

İki girişli **ve kapısı** dijital devrelerde çarpma kapısı olarak adlandırılır. Doğruluk tablosundan işlem yapıldığında

- A=0 ve B=0 ise Çıkış $C = A.B = 0.0 = 0$
- A=0 ve B=1 ise Çıkış $C = A.B = 0.0 = 0$
- A=1 ve B=0 ise Çıkış $C = A.B = 0.0 = 0$
- A=1 ve B=1 ise Çıkış $C = A.B = 0.0 = 1$ olur.

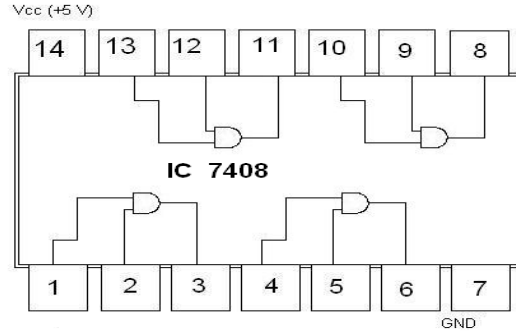


Şekil 2.9’da diyotlu ve kapısı görülmektedir. Burada $A=1$ ve $B=1$ (lojik 1) uygulanırsa D1 ve D2 diyotları kesimde olacaktır. Çünkü diyotlara ters polarma uygulanmış olacaktır. Çıkış (F) ise $+V_{cc}$ yani 5V (lojik 1) görülecektir. Diğer durumlarda girişlere $A=0$, $B=1$ ya da $A=1$, $B=0$ durumunda diyotlardan biri iletimde olacaktır. Bu durumda çıkış (F) 0 (lojik 0) olacaktır. $A=0$, $B=0$ durumunda ise her iki diyot iletimde olacağı için yine çıkış 0 olacaktır.

Şekil 2.9 : Diyotlu ve kapısı

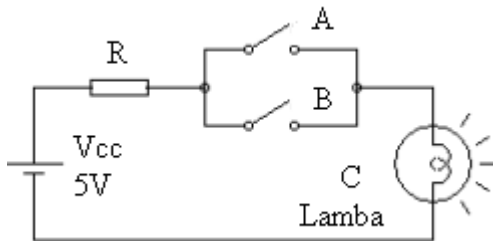
Aşağıdaki şekilde 7408 entegresinin iç yapısı verilmiştir. Entegrenin 7 nu.lı ayağı GND(Toprak), 14 nu.lı ayağı $+V_{cc}$ (5V) olarak görülmektedir. Entegre içinde dört adet VE kapısı bulunmaktadır. Bu kapılar birbirinden bağımsızdır. İster tek tek isterseniz birbirine bağlantı yapılarak değişik ifadeler elde edebilirsiniz.

Not: Şema çizimlerinde VE kapıları üzerinde $+5V$ ve Gnd gösterilmez. Entegreyi kullanırken bu bağlantıları mutlaka yapınız.



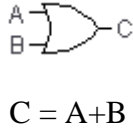
Şekil 2.10 :IC 7408 Ve (AND)kapısı iç yapısı

➤ Veya kapısı (or gate)



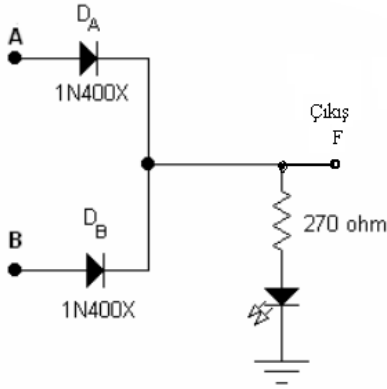
Şekil 2.11 : Veya kapısı elektriksel şeması

Veya kapısının en az iki girişi ve bir çıkışı bulunmaktadır. Elektriksel eşdeğer şemasında iki paralel anahtar şeklinde gösterilmektedir. Lambanın yanması için yalnızca A anahtarının ya da yalnızca B anahtarının ya da A ile B anahtarının kapalı olması yeterli olacaktır. Lamba sadece iki anahtarında açık olması durumunda sönmek olacaktır. Lojik işlemlerde **veya kapısı** toplama işlemi yapmaktadır.



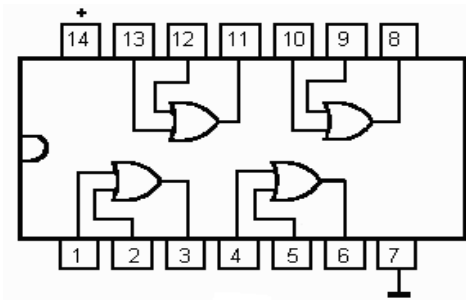
A	B	Çıkış (Q)
0	0	0 (Lamba Sönük)
0	1	1 (Lamba Yanar)
1	0	1 (Lamba Yanar)
1	1	1 (Lamba Yanar)

Şekil 2.12: İki girişli veya kapısı (OR) sembolü ve doğruluk tablosu



Şekil 2.13'te Diyotlu veya kapısı görülmektedir. Bu devrede girişlere (A ve B) lojik 0 verildiğinde her iki diyot kesimde olacaktır. Dolayısıyla çıkış (lojik 0) olacaktır. Eğer girişlerden herhangi birine 1 (lojik 1) verilirse lojik 1 verilen diyot iletimde olur. Diğer diyot ise kesimde olur. Bu durumda çıkıştaki led diyot yanar yani lojik 1 olur. Her iki girişe de 1 verilirse çıkış yine lojik 1 olacaktır. Veya kapısının özelliklerini gösterecektir.

Şekil 2.13: Diyotlu VEYA kapısı

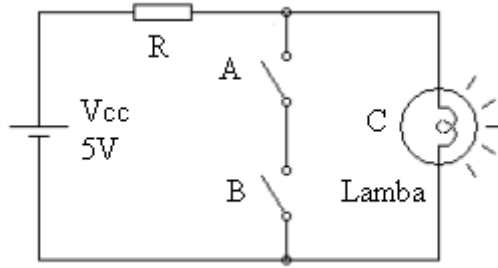


7432'nin iç yapısında görüldüğü gibi dört adet VEYA kapısı bulunmaktadır. Bu kapılar birbirinden tamamen bağımsız olmakla beraber entegre kullanılacağı zaman 14 nu.lı ayağa +5V verilmeli ve 7 nu.lı ayak ise şase(GND) olarak mutlaka bağlanmalıdır.

Şekil 2.14. IC 7432 VEYA kapısı iç yapısı

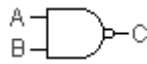
- Vedeğil kapısı (nand gate)

Elektriksel eşdeğer devresinde görüldüğü gibi VEDEĞİL kapısında lambaya DEĞİL (NAND) kapısındaki gibi anahtar bağlanmış olup anahtar sayısı ikiye(A ve B) çıkmıştır. Lambanın sönmesi için A ve B anahtarlarının ikisinin de kapalı (lojik 1) olması gerekir. Anahtarların diğer durumlarında lamba (lojik 1) yanacaktır. Bu durum doğruluk tablosunda görülmektedir.



Şekil 2.15: VEDEĞİL kapısı elektriksel eşdeğeri

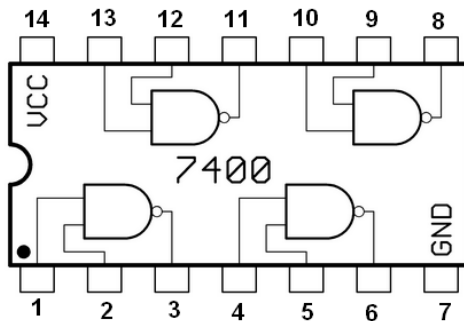
VE DEĞİL kapısı iki girişi bir çıkışı vardır. Bu kapı aslında bir VE kapısı ile bir DEĞİL kapısının birleşmiş hâlidir. Sembolde görüldüğü gibi VE kapısının çıkışına bir adet küçük daire eklenmiştir.



$$C = \overline{A \cdot B}$$

Girişler		Çıkış
A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

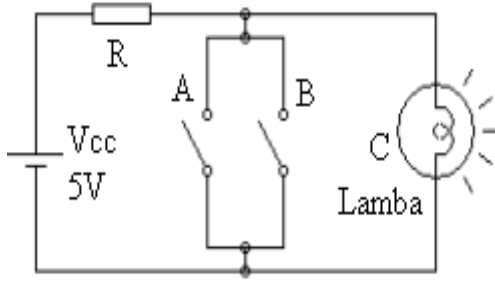
Şekil 2.16:VEDEĞİL (NAND) kapısı sembolü, çıkış ifadesi ve doğruluk tablosu



7400 entegresi de iç yapısında dört adet VEDEĞİL (Nand) kapısı bulundurur. Entegre kullanılırken iç yapısına bakılarak herhangi biri veya birkaç kapı birlikte kullanılabilir. Diğer entegrelerde olduğu gibi 14 nu.lı ayak +5 V ve 7 nu.lı ayak şase (Gnd) ye bağlanmalıdır.

Şekil 2.17: 7400 entegresi iç yapısı

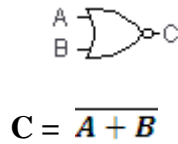
- Veya değil kapısı (nor gate)



Şekilde 2.18’de VEYA DEĞİL (NOR) kapısının elektriksel eşdeğeri görülmektedir. Dikkat edilirse Veya değil kapısının elektriksel eşdeğerinde A ve B anahtarları lambaya yani çıkışa paralel bağlı iki anahtardır. Lambanın yanması yani çıkışın lojik 1 olması için her iki anahtarın açık (lojik 0) olması gerekir. Diğer durumlarda ise lamba sönmük olacaktır. Bu durum tablod görülmektedir.

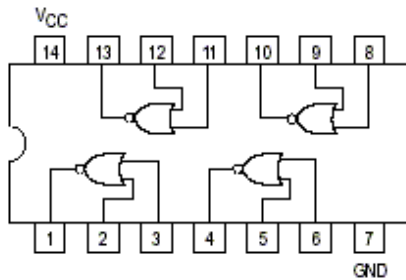
Şekil 2.18: VEYA DEĞİL kapısı elektriksel eşdeğeri

Veya Değil kapısının sembolü Veya kapısının çıkışına küçük bir daire ekleyerek gösterilir. Çıkış ifadesi ise girişine uygulanan lojik değerlerin ikisini toplayarak tersler.



Girişler		Çıkış
A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

Şekil 2.19: VEYA DEĞİL (NOR) kapısı sembolü çıkış ifadesi ve doğruluk tablosu



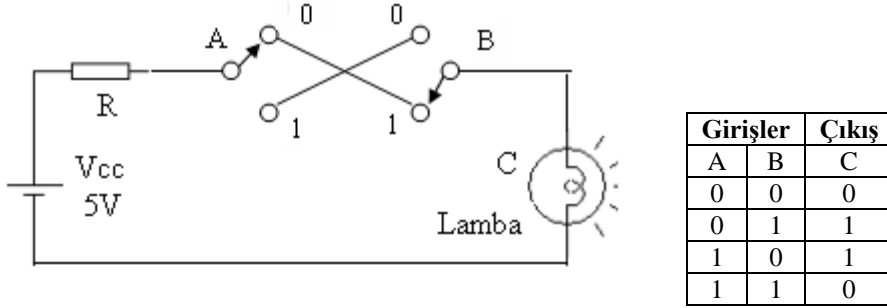
Şekil 2.20 :7402 entegresinin iç yapısı

7402 entegresi iç yapısında dört adet Veya Değil (NOR) kapısı bulundurur. Entegre kullanılırken iç yapısına bakılarak herhangi biri veya birkaç kapı birlikte kullanılabilir. Diğer entegrelerde olduğu gibi 14 nu.lı ayak +5 V ve 7 nu.lı ayak şase (Gnd) ye bağlanmalıdır.

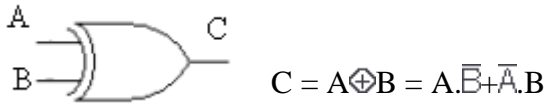
- Özel veya kapısı (exclusive or gate, EX-OR)

Özel Veya kapısı iki girişi bir çıkışı olan bir kapıdır. Bu kapı XOR diye de gösterilebilir. Bu kapının özelliği eğer girişlerin ikisi de aynı ise yani $A = B = 0$ veya $A = B = 1$ olduğunda çıkış lojik 0 olmaktadır. Eğer girişlerin ikisi de farklı ise yani $A = 1, B = 0$ veya $A = 0, B = 1$ olduğunda çıkış lojik 1 olmaktadır.

Özel Veya kapısının işlemlerinde özel toplama işlemi (\oplus) olarak kullanılır.

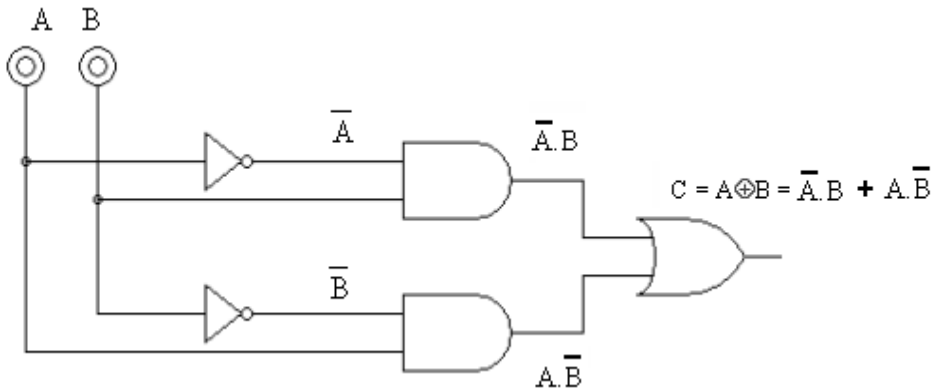


Şekil 2.21 : Özel Veya kapısı elektriksel eşdeğeri ve Doğruluk tablosu

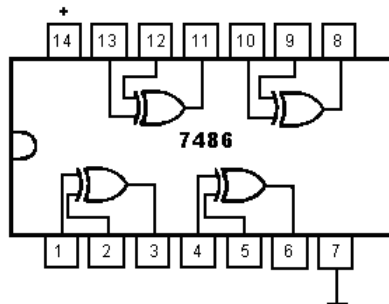


Şekil 2.22 : Özel Veya kapısı sembolü ve çıkış ifadesi

Çıkış ifadesinde görüldüğü gibi Özel Veya kapısı iki Değil kapısı (A' ve B'), iki Ve kapısı (AB' ve $A'B$) ve bir Veya kapısı ile de elde edilebilir.



Şekil 1.23 : Özel Veya



kapısının diğer kapılarla yapılışı

Şekil 1.24 : 74 86 Özel Veya kapısı iç yapısı

7486 entegresinin içinde dört adet Özel Veya(Ex-Or) kapısı bulunur. Entegre kullanılırken herhangi biri veya birden fazlası kullanılabilir. Her entegrede olduğu gibi kullanımı yapılan entegrenin +5V ve şase (Gnd) ayakları bağlanmalıdır.

➤ Özel veya değil (Exclusive NOR, Gate,EX-NOR)

Özel Veya Değil kapısında girişlere aynı anda (A=0 ve B=0 veya A=1 ve B=1) uygulandığında çıkış lojik 1 değerini alır.

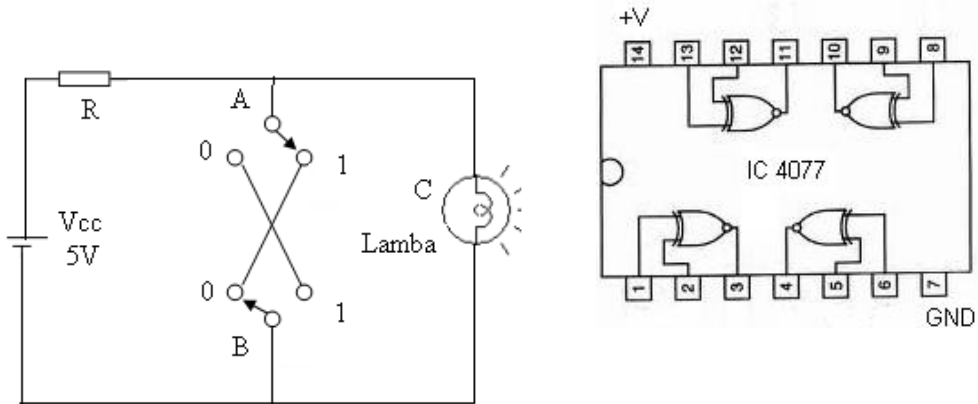
Eğer girişler farklı ise (A=0 ve B=1 veya A=1 ve B=0) çıkış lojik 0 değerini alır.



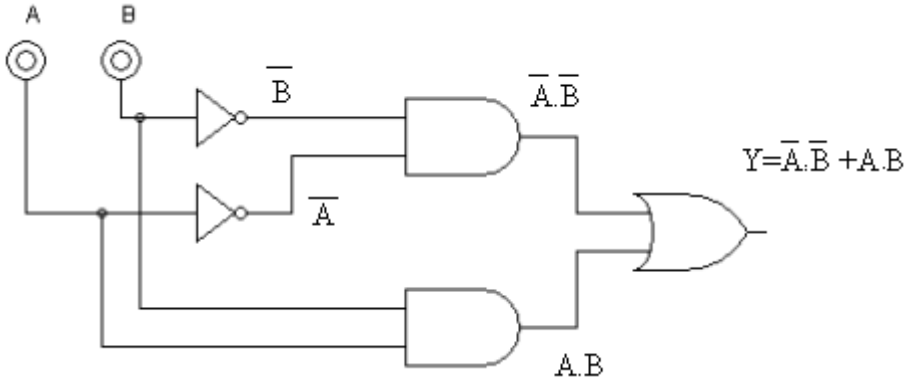
Girişler		Çıkış
A	B	C
0	0	1
0	1	0
1	0	0
1	1	1

$$C = (A \oplus B)' = \overline{A \oplus B}$$

Şekil 2.25. Özel Veya Değil (EX-NOR) sembolü ve doğruluk tablosu



Şekil 2.26. Özel Veya Değil (EX-NOR) elektriksel eşdeğeri ve özel veya değil kapısı iç yapısı



Şekil 2.27: Özel Veya Değil (EX-NOR) kapısının diğer kapılarla elde edilmesi

2.2 Mantıksal Entegre Çeşitleri

Endüstriyel uygulamalarda TTL ve CMOS entegreleri en yaygın kullanılan iki entegredir.

Kullanılan entegreler içerdikleri kapı sayısına göre şu sınıflara ayrılır:

- SSI (small-scale integration): 12'den az transistör içeren entegreler
- MSI (medium scale integration): 12 ile 99 arası transistör içeren entegreler (örneğin flip-floplar, sayıcılar)
- LSI (large scale integration): 100 ile 9.999 arası transistör içeren entegreler (örneğin hafıza elemanları EPROM, ROM)
- VLSI (very large scale integration): 10.000-99.999 arası transistör içeren entegreler (örneğin 8-bit basit mikroişlemciler)
- ULSI (ultra large scale integration): 100.000- ve fazlası transistör içeren entegreler (örneğin gelişmiş entegreler)

2.2.1 TTL (Transistör Transistör Lojik 74XX)

En çok kullanılan lojik entegredir. TTL türü IC 'ler 74XX serisi ile belirtilirler. Buradaki XX, 2 harfi göstermektedir ve geride kalan 00 da numaraları temsil eder. Mesela 74LS00 ya da 74HC00 vb. Diğer tip bir ailede de ortadaki harfler bulunmaz, mesela 7400 vb. 74 Serisi entegreler TTL türü entegrelerdir. (7400,7446,...v.b.) 74 'den sonraki rakamlar IC içindeki lojik kapının türünü belirler. Bu entegre içindeki kapılar Transistör- Transistör mantığına göre dizayn edilmişlerdir. Bu entegre içindeki kapılar Transistör- Transistör mantığına göre dizayn edilmişlerdir. TTL girişlerinde çok emiterli (bir transistor- ün birden fazla emiterinin olması) transistör kullanılır. Birçok kapıyı bünyesinde bulundurur. Orta ve yüksek hızlı olarak imal edilen birçok TTL modeli vardır. Besleme voltajı 5 V olup voltaj çıkış değeri 2 V ve üstü ise lojik 1 çıkışı, lojik 0 seviyesi 0.0V -0.8V aralığında gösterilmektedir. 0.8 V'dan büyük ve 2V'dan az herhangi voltaj belirsizliktir.

TTL mantık ailesi 54 veya 74 numaralı önekinde sahiptir. 54 serisi askeri amaçlıdır. Çalışma sıcaklığı aralığı -55°C ile +125°C arasında iken 74 serisi entegreler için bu aralık 0°C ila +70°C arasındadır.

TTL (transistor-transistor logic) entegreler şu alt gruplara ayrılır:

- Standard TTL (74XXX ailesi): En eski, yavaş ve güç kayıpları çok fazla
- Düşük güçlü (low power) TTL (74LXXX ailesi): Daha az güç kayıpları
- Schottky (şotki) TTL (74SXXX ailesi): Hızlı fakat güç kayıpları fazla
- Düşük güçlü (low power schottky) TTL (74LSXXX ailesi): Hızlı ve düşük güç kayıplarına sahip
- Advanced LS TTL (74ALSXXX): Hız-güç kayıpları oranı çok iyi
- FAST TTL (74FXXX): Hız ve güç kayıpları açısından en iyi TTL entegresi

74HC tipi entegreler yüksek hızlı CMOS devrelerdir, TTL hızı ile çok az güç tüketen 4000 serisinin birleştirilmesi ile oluşturulmuştur. 74LS ailesiyle aynı pin çıkışları olacak şekilde düzenlenmiştir. 74 HC girişlerinin 74LS çıkışları ile sürülmesi güvenli değildir.

Çünkü lojik 0 için kullandığında voltaj aralığı uygun değildir. Bunun yerine 74HCT kullanılmalıdır.74HCT ailesi 74HC ve 74LS TTL ailesinin özel olarak birleştirilmiş bir versiyonudur, dolayısıyla 74HCT serisi bir entegre uygun bir şekilde 74 LS ile aynı sistemde güvenle kullanılabilir. Aslında 74HCT ailesi birçok devrede 74LS yerine kullanılabilir. Bu entegreler statik elektrik açısından hassastırlar. Bir pine dokunmak statik olarak şarj olmasına sebep olabilir ve entegre devreyi bozabilir. Entegre devreler kullanma zamanına kadar koruma kılıflarında tutulmalıdır.

2.2.2 CMOS (Complementary Metal Oxide Semiconductor-Tamamlayıcı Metal Oksit Yarı İletken - 40XX)

CMOS entegreler 40 serisi ile belirtilir. 4 'den sonraki rakamlar IC 'nin fonksiyonunu yani ne tür lojik kapı kullanılacağını gösterir. Entegre üzerindeki B harfi geliştirilmiş koruma düzeni olduğunu gösterir. B kodlu CMOS'lar endüstriyel uygulamalar için çok uygundur. Fet-Mosfet mantığına göre dizayn edilmişlerdir. TTL entegresinin daha gelişmiş şeklidir. Ancak çalışma hızları (yayılm hızları) oldukça yavaştır. TTL ve ECL ye göre CMOS ideal bir mantık entegresidir. Oldukça geniş bir besleme aralığında çalışır (3 - 18V). Çalışırken çok küçük güç kullanır. CMOS ' ların giriş empedansları oldukça yüksektir. Ancak bu durumun sakıncalı tarafı da vardır. Yüksek giriş empedansı nedeniyle kullanılmayan uçlar üzerinde gerilim yüklenmesi olur. Entegre içinde kullanılmayan kapıların bağlantı uçları besleme hattına bağlanmalıdır. Aksi taktirde istenmeyen çıkışlar meydana gelir.

CMOS'lar için genel olarak şunlar söylenebilir:

Başlıca özellikleri şunlardır;

- İsimleri 40 veya 140 harfleri ile başlar (4013,4001,14017 vb.) .
- CMOS çıkışları TTL entegrelerle kontrol edilmez.
- CMOS entegrelerin girişleri statik yüklere karşı duyarlıdır.
- 3V...18V arasındaki besleme geriliminde çalışabilir.
- Güç harcamaları TTL' e göre daha azdır.
- Yayılm gecikme süreleri TTL'e oranla fazladır.

Besleme: 3 - 18V, küçük salınımlar tolere edilir. Girişler çok yüksek empedansa sahiptir.

Çıkışlar yaklaşık 1 mA seviyesinde akım verir. CMOS entegre girişlerini sürecekseniz, ama eğer bir giriş sürmeyecekseniz 6V luk besleme de maksimum akım yaklaşık 5 mA seviyelerindedir. Bu değer 9V luk beslemede 10 mA civarı olur ki bir ledi sürmek için bu yeterlidir. Daha yüksek akımlarda açma kapama işlemleri için araya bir transistör konulabilir.

Çıkış kapasitesi (Fan-out): Bu özellik bir çıkış ucunun kaç adet giriş ucunu sürebileceğini gösterir. CMOS entegreleri için bir çıkış 50 civarında girişi sürebilir.

Kapı yayılım zamanı : 9 V luk beslemede tipik olarak yaklaşık olarak 30 ns dir.Daha düşük besleme gerilimlerinde daha uzun bir süre ortaya çıkar.

Frekans: 1MHz' kadar, daha yüksek frekanslarda 74 serisi kullanılmalıdır.

Güç tüketimi oldukça düşüktür. μW seviyesindedir. Yüksek frekanslarda bu artabilir, örneğin 1 MHz de mW seviyesine ulaşabilir.

CMOS entegreler kendi aralarında sınıflara ayrılırlar. Bunların önemlileri;

Standart CMOS serisi = 40...A
Tamponlanmış CMOS serisi = 40...B
Tamponlanmamış CMOS serisi = 40...UB

Üç farklı sınıfa ayrılan CMOS'ların ayak bağlantıları ve görevleri hepsinde de aynıdır, fakat birbirlerinin yerine kullanılamaz.

Bu seriler arasındaki temel farklar aşağıda gösterilmiştir.

Tip	40..A	40..B	40..UB
Yayılm Gecikmesi	50 ns	150 ns	60 ns
Çıkış Empedansı	100..400 ohm	400 ohm	100..400 ohm
Maks. Çalışma Frekansı	885 Khz	280 Khz	885 Khz
Tipik Vcc Değeri	3...12 V	3...15 V	3...15 V
Maksimum Vcc Değeri	3...15 V	3...18 V	3...18 V

NOT: Yayılım gecikmesi (propagation delay): Bir lojik devrenin girişine verilen bilgiye göre çıkışın değişim hızını nano saniye cinsinden gösterir. Bir mantık kapısı kendi girişinde meydana gelen değişikliğe anında cevap vermez yani bir zaman gecikmesi olur. Bu gecikmeye yayılma gecikmesi denir.

TTL ve CMOS entegrelerinin karşılaştırılması

	TTL	CMOS
Besleme voltajı	5V DC	3 V -18 V DC
Gerekli akım	Miliamper	Mikroamper
Giriş empedansı	Düşük	Çok yüksek
Anahtarlama hızı	Hızlı	Yavaş
Çıkış kapasitesi	10	50
Güç harcaması	20 mW	2 mW
Tetikleme palsi	50MHz	25 MHz
Besleme toleransı	%20	%50

İncelediğimiz parametrelere göre ideal bir entegrenin özelliklerini şu şekilde sayabiliriz:

- Hızlı çalışmalı.
- Güç harcaması minimum olmalı.
- Ekonomik olmalı.
- Isı değişmelerinden etkilenmemeli.
- İyi gürültü başlığı olmalı.
- Hata miktarı "0" olmalı.

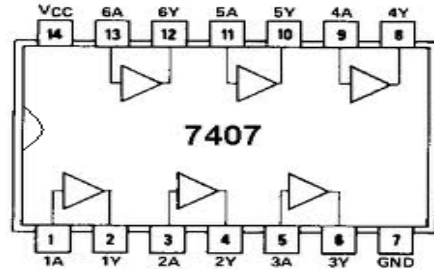
UYGULAMA FAALİYETİ

Aşağıdaki uygulama faaliyetini yaparak entegreli tampon devrelerini kurabileceksiniz.

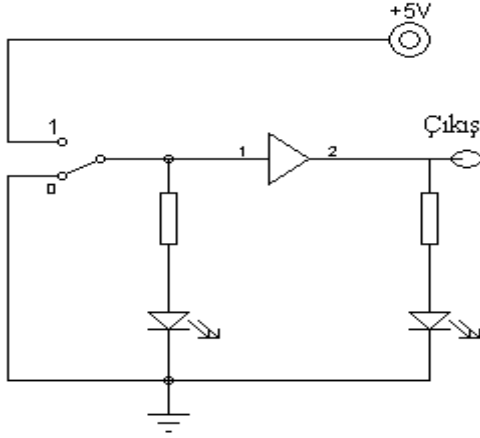
Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz.

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7407 TTL Entegre
- 2 Ad. 220Ω ¼ Watt direnç
- 1 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot



7407 entegrenin iç yapısı



Şekil 2.28: Entegreli tampon devresi

Giriş	Çıkış
A	C
0	
1	

Doğruluk tablosu

A	1						
Giriş	0						
Y	1						
Çıkış	0						

Şekil 2.29 : Çıkış sinyali dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7407) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7407 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ Entegrenin girişine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	+5 V kaynağınızı lojik 1, şase (Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	

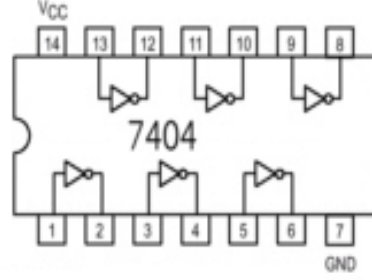
UYGULAMA FAALİYETİ

Aşağıdaki uygulama faaliyetini yaparak entegreli DEĞİL devrelerini kurabileceksiniz.

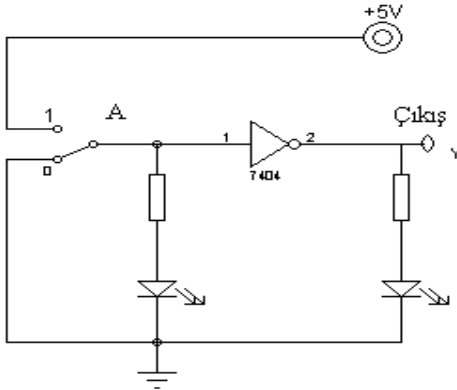
Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz.

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7404 TTL Entegre
- 2 Ad. 220Ω ¼ Watt direnç
- 1 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot



7404 entegresi iç yapısı kapısı



Şekil 2.30: IC 7404 ile yapılan DEĞİL kapısı

Giriş	Çıkış
A	Y
0	
1	

Doğruluk tablosu

A	1							
Girişi	0							
Y	1							
Çıkış	0							

Şekil 2.31: Çıkış sinyali dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7404) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7404 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ Entegrenin girişine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	➤ +5 V kaynağımızı lojik 1, şase (Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	➤ Girişe 0 verildiğinde çıkış 1 veya girişe 1 verildiğinde çıkış 0 olmalıdır.
➤ A giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	

UYGULAMA FAALİYETİ-3

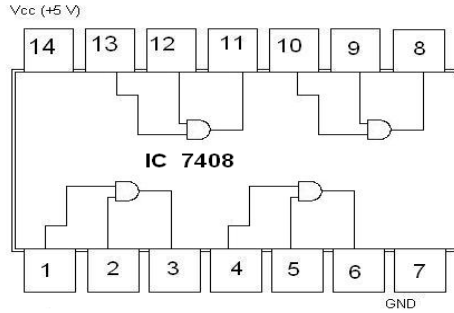
Aşağıdaki uygulama faaliyetini yaparak entegreli iki girişli VE kapısı devrelerini kurabileceksiniz.

Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz.

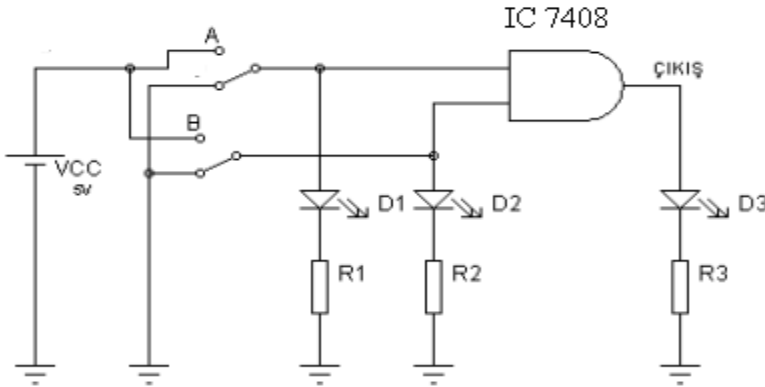
Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7408 TTL Entegre
- 3 Ad. 220Ω $\frac{1}{4}$ Watt direnç
- 2 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot
- Bağlantı kabloları

Aşağıdaki devre şemasını 7408 entegresine bakarak kurunuz.

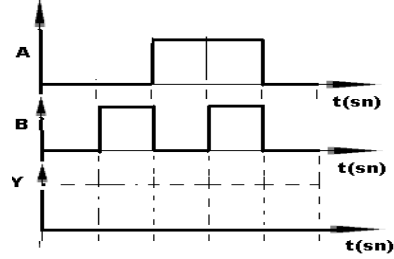


İki girişli AND lojik kapı entegresinin iç bağlantı yapısı (TTL serisi)



Şekil 2.32: VE Kapısı deney bağlantı şeması

Girişler		Çıkış
A	B	Y
0	0	
0	1	
1	0	
1	1	



Şekil 2.33: Doğruluk tablosu

Şekil 2.34: Giriş- çıkış sinyalleri

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7408) bread boarda yerleştiriniz.	
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7408 evtegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ A,B anahtarlarını giriş konumlarını yukarıdaki doğruluk tablosuna uygun şekilde yaparak deneyi yapınız.	
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A, B giriş dalga formları verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz	
➤ İki girişli AND lojik kapısının matematiksel ifadesini yazınız.	
➤ İki girişli AND lojik kapısının eşdeğer elektrik devresini çiziniz.	
➤ İki girişli AND lojik kapısının Alman (DIN) ve Amerikan (ANSI) standardına göre sembollerini çiziniz.	
➤ İki girişli AND lojik kapılarıyla üç girişli AND lojik kapısının elde edilmesinin şeklini çiziniz.	

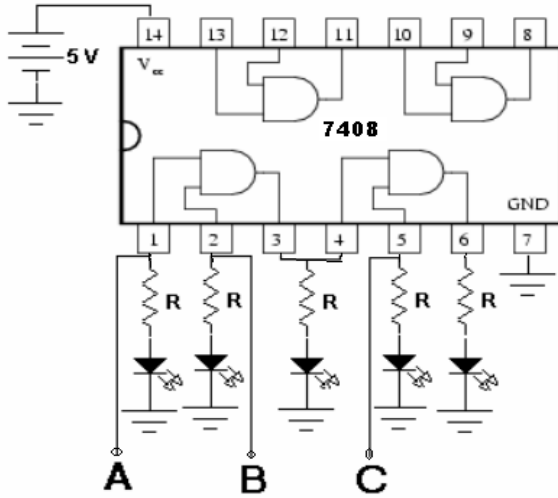
UYGULAMA FAALİYETİ-4

Aşağıdaki uygulama faaliyetini yaparak entegreli üç girişli VE kapısı devrelerini kurabileceksiniz.

Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7408 TTL Entegre
- 5 Ad. 220Ω $\frac{1}{4}$ Watt direnç
- 4 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot
- Bağlantı kabloları



Şekil 2.35: Üç girişli VE kapısı uygulaması

Girişler			Çıkış Y
A	B	C	
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Şekil 2.36: Doğruluk tablosu

C Girişi	1							
	0							
B Girişi	1							
	0							
A Girişi	1							
	0							
Y Çıkış	1							
	0							

Şekil 2.37 : Çıkış dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7408) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7408 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ A,B,C girişlerine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	➤ +5 V kaynağımızı lojik 1, şase(Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A, B,C giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	
➤ Üç girişli AND lojik kapısının matematiksel ifadesini yazınız.	
➤ Üç girişli AND lojik kapısının eşdeğer elektrik devresini çiziniz.	

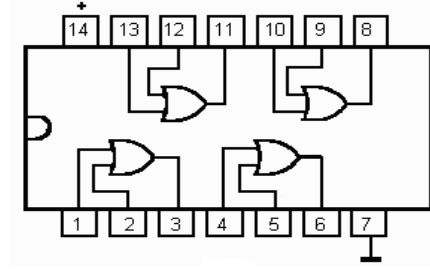
UYGULAMA FAALİYETİ-5

Aşağıdaki uygulama faaliyetini yaparak entegreli iki girişli Veya(OR) kapısı devrelerini kurabileceksiniz.

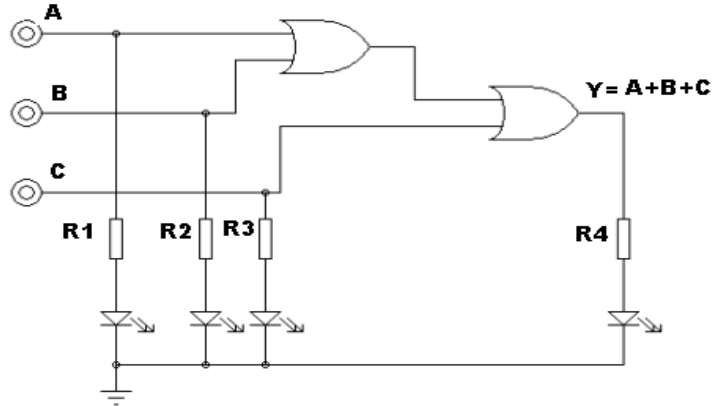
Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7432 TTL Entegre
- 4 Ad. 220Ω ¼ Watt direnç
- 3 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot
- Bağlantı kabloları



IC 7432 VEYA kapısı iç yapısı



Şekil 2.38: IC 7432 ile yapılan VEYA kapısı

Girişler			Çıkış
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

C Girişi	1							
	0							
B Girişi	1							
	0							
A Girişi	1							
	0							
Y Çıkış	1							
	0							

Şekil 2.39. Doğruluk Tablosu

Şekil 2.40: Çıkış dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7432) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7432 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ A,B,C girişlerine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	➤ +5 V kaynağımızı lojik 1, şase(Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A, B,C giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	
➤ Üç girişli VEYA (OR) lojik kapısının eşdeğer elektrik devresini çiziniz.	

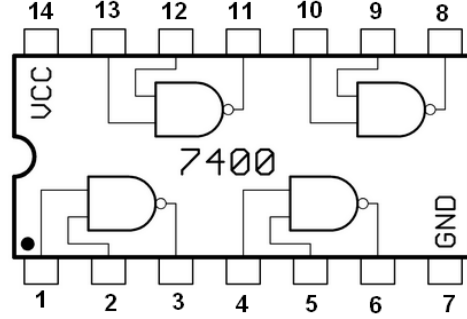
UYGULAMA FAALİYETİ-6

Aşağıdaki uygulama faaliyetini yaparak entegreli iki girişli Vedeğil(Nand) kapısı devrelerini kurabileceksiniz.

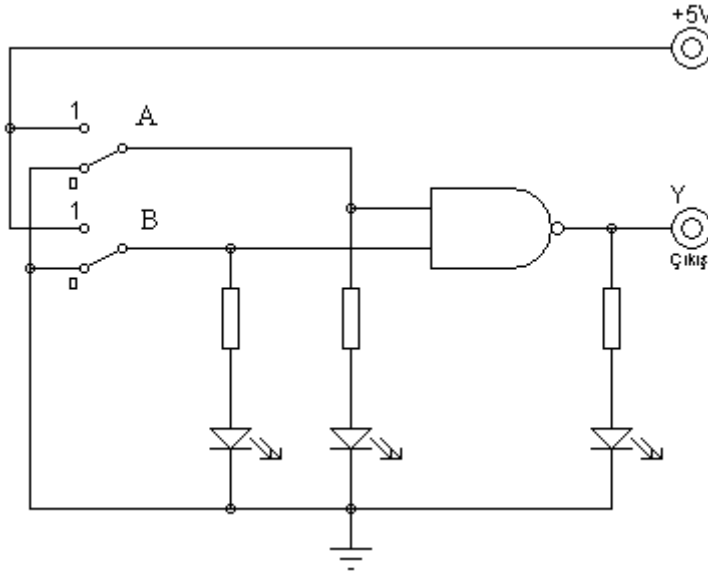
Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7400 TTL Entegre
- 3 Ad. 220Ω ¼ Watt direnç
- 2 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot



7400 entegresi iç yapısı



Girişler		Çıkış
A	B	Y
0	0	
0	1	
1	0	
1	1	

Şekil 2.41:IC 7400 ile yapılan VEDEĞİL (Nand) kapısı

Şekil 2.42: Doğruluk tablosu

B	1							
Girişi	0							
A	1							
Girişi	0							
Y	1							
Çıkış	0							

Şekil 2.43 : Çıkış sinyali dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7400) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7400 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ A,B girişlerine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	➤ +5 V kaynağınızı lojik 1, şase (Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A, B giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	
➤ Üç girişli NAND lojik kapısının matematiksel ifadesini yazınız.	
➤ Üç girişli NAND lojik kapısının eşdeğer elektrik devresini çiziniz.	

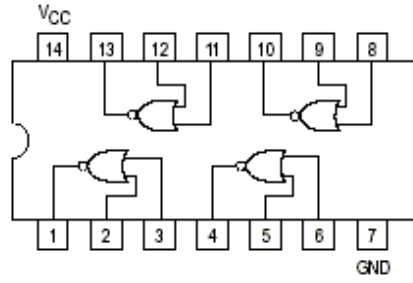
UYGULAMA FAALİYETİ-7

Aşağıdaki uygulama faaliyetini yaparak entegreli iki girişli Veya değil (NOR) kapısı devrelerini kurabileceksiniz.

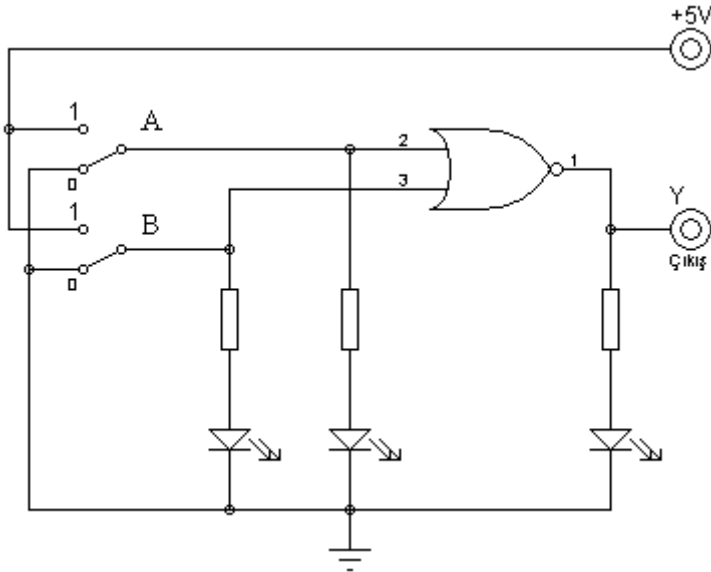
Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz.

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7402 TTL Entegre
- 3 Ad. 220Ω ¼ Watt direnç
- 2 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot



7402 entegresi iç yapısı



Girişler		Çıkış
A	B	C
0	0	
0	1	
1	0	
1	1	

Şekil 2.44 :IC 7402 ile yapılan VEYA DEĞİL (Nor) kapısı

Şekil 2.45: Doğruluk tablosu

B	1							
Girişi	0							
A	1							
Girişi	0							
Y	1							
Çıkış	0							

Şekil 2.46 : Çıkış sinyali dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7402) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7402 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ A,B girişlerine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	➤ +5 V kaynağınızı lojik 1, şase (Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A, B giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	
➤ Üç girişli NOR lojik kapısının matematiksel ifadesini yazınız.	
➤ Üç girişli NOR lojik kapısının eşdeğer elektrik devresini çiziniz.	

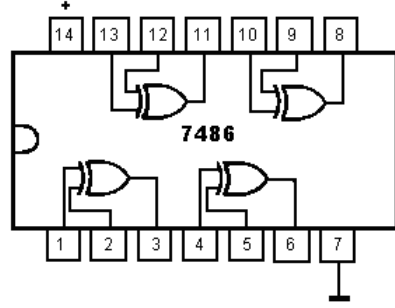
UYGULAMA FAALİYETİ-8

Aşağıdaki uygulama faaliyetini yaparak entegreli iki girişli Özel Veya (EXOR) kapısı devrelerini kurabileceksiniz.

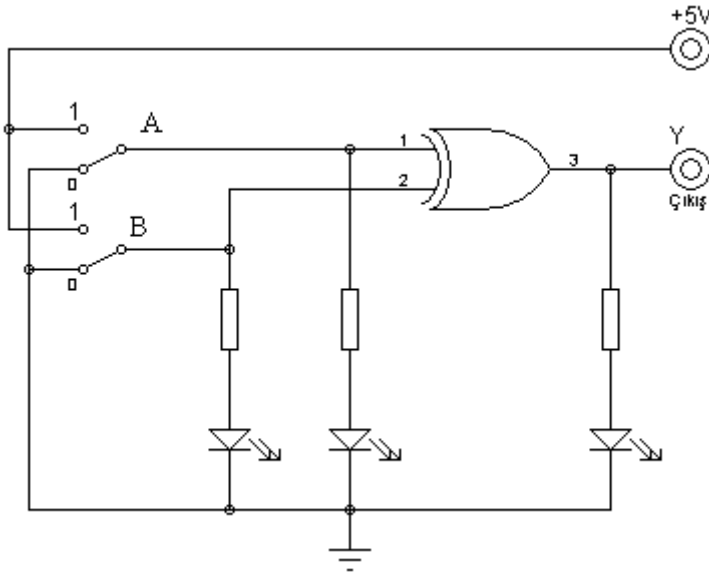
Aşağıda verilen uygulamayı işlem basamaklarına uygun olarak gerçekleştiriniz.

Deneyde kullanılacak malzemeler:

- DC 5 Volt güç kaynağı
- Bread Board
- 1 Ad. 7486 TTL Entegre
- 3 Ad. 220Ω ¼ Watt direnç
- 2 Ad. Yeşil LED diyot
- 1 Ad. Kırmızı LED diyot



IC 7486 entegresi iç yapısı



Şekil 2.47: IC 7486 ile yapılan ÖZEL VEYA kapısı

Girişler		Çıkış
A	B	Y
0	0	
0	1	
1	0	
1	1	

Şekil 2.48: Doğruluk tablosu

B Girişi	1							
	0							
A Girişi	1							
	0							
Y Çıkış	1							
	0							

Şekil 2.49: Çıkış sinyali dalga formu

İşlem Basamakları	Öneriler
➤ Deneyi yaparken öncelikle entegreyi (7486) bread boarda yerleştiriniz.	➤ Entegrenin ayaklarının sırasına dikkat ediniz.
➤ Şemaya uygun olarak diğer devre elemanlarının montajını yapınız.	
➤ Deneyi yaparken 5 voltluk DC besleme kaynağının (+) ucunu 7486 entegresinin 14 numaralı ayağına,(-) ucunu ise 7 numaralı ayağına bağlayınız.	
➤ A,B girişlerine yukarıdaki doğruluk tablosuna uygun şekilde 0 ve 1 uygulayarak deneyi yapınız.	➤ +5 V kaynağınızı lojik 1, şase (Gnd) yi de lojik 0 olarak kullanınız.
➤ Doğruluk tablosunu deney sonuçlarına göre doldurunuz.	
➤ A, B giriş dalga formlarına göre verilmiş olan devrenin, çıkış sinyali dalga formunu çiziniz.	
➤ Üç girişli Exor lojik kapısının matematiksel ifadesini yazınız.	

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız becerileri Evet, kazanamadığınız becerileri Hayır kutucuğuna (X) işareti koyarak kendinizi değerlendiriniz.

Değerlendirme Ölçütleri		Evet	Hayır
1	Kapı devrelerinin semboleri öğrenildiniz mi?		
2	Kapı devrelerinin çıkış ifadeleri öğrenildiniz mi?		
3	Kapı devrelerinin doğruluk tablolarını çizebildiniz mi?		
4	Kapı devrelerinin elektriksel eşdeğeri çizilebiliyor mu?		
5	İki girişli kapılardan üç girişli kapı yapabildiniz mi?		
6	Devrenin çalışmasını kontrol edebildiniz mi?		
7	TTL entegreleri öğrendiniz mi?		
8	CMOS entegreleri öğrendiniz mi?		
9	TTL ile CMOS entegre arasındaki farkları öğrendiniz mi ?		

DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “Ölçme ve Değerlendirme”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki cümlelerin başında boş bırakılan parantezlere, cümlelerde verilen bilgiler doğru ise D, yanlış ise Y yazınız.

1. (.....) Mantık devrelerinde lojik 1 5v'u temsil eder.
2. (.....) Tampon kapısı iki kat arasında empedans uygunluğu sağlamak için kullanılır.
3. (.....) Tampon kapısının girişine lojik 1 verilirse çıkışından lojik 0 alınır.
4. (.....) Değil kapısı girişine lojik 0 uygulanırsa çıkışından lojik 1 olarak alınır.
5. (.....) Ve kapısının elektriksel eşdeğeri iki anahtarın birbirine seri bağlanması şeklindedir.
6. (.....) Ve kapısı aynı zamanda çarpma kapısı olarak da adlandırılır.
7. (.....) Ve kapısında girişlerden biri lojik 0 olursa çıkış lojik 1 olur.
8. (.....) Veya kapısı eşdeğeri iki anahtarın birbirine seri bağlanması şeklindedir.
9. (.....) Veya kapısında girişlerden biri lojik 1 olursa çıkış lojik 1 olur.
10. (.....) Vedeğil kapısı bir ve kapısı ile bir değil kapısının birleşimidir.
11. (.....) Veyadeğil kapısı bir veya kapısı ile bir değil kapısının eşdeğeri.
12. (.....) Özel veya kapısı girişleri aynı olduğunda çıkışında lojik 0 veren kapıdır.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-3

AMAÇ

Boolean matematiğini öğreneceksiniz.

Dijital elektronik devrelerin tasarımı, üretim ve onarım süreçlerini anlayabilmek için Boolean matematik kurallarını bilmek şarttır. Sadeleştirme işlemleri de kullanılarak dijital devrelerin daha az kapı ile gerçekleştirilmesini sağlar.

ARAŞTIRMA

Boolean matematiği nedir? Nerelerde kullanılır, Boolean matematik kurallarını araştırınız? Araştırma sonuçlarınızı arkadaşlarınız ile tartışınız?

3.BOOLEAN MATEMATİĞİ

Devre matematiğinin temeli, George BOOLE (1815 - 1864) tarafından 1847 'de mantığın, matematiksel analizi üzerine yazmış olduğu tez ile ortaya çıkmıştır. Ancak bu düşünce, 1938 'den sonra Bell laboratuvarı tarafından yapılan röleli devrelerle telefon işletmelerinde uygulama alanı bulabilmiştir. Daha sonra da elektronik devrelerinin temeli olmuştur. Boolean matematiği basit bir matematiktir. Yalnız anahtar devrelerde çok önemli rol oynar. Lojik devre tasarımında ve lojik devrelerin basitleştirilmesinde kullanılır. "Boolean matematiği" sayısal devrelerin analiz ve tasarımını sağlayan matematiksel teoridir. Sayısal bilgisayar devreleri uygulamasında, ikili değişkenler üzerinde tanımlanan sayısal operasyonları gösterir. Boolean matematiği ikili sayı sistemine dayanır. Bu sistemde yer alan "0" ve "1", sırasıyla açık (OFF) ve kapalı (ON) devrelerle eş anlamlıdır.

3.1. Boolean İşlemleri

3.1.1.Boolean Matematiği Sembolleri

Boolean matematiğinde kullanılan değişkenler veya fonksiyonlar büyük harfler kullanılarak gösterilmiştir. Sayısal olarak bir değişken veya fonksiyon iki değer alabilir. Bu değerler 1 veya 0 olacaktır. Değişkenlerin veya fonksiyonların aldığı bu değerler sayısal devrelerde eğer "1" ise YÜKSEK gerilim seviyesi , "0" ise ALÇAK gerilim seviyesini gösterecektir.

Değil veya tümleyen (komplement), boolean matematiğinde değişkenin üzerine çizilen bir çizgi ile gösterilir. Örneğin ifadesi "A" nın değili veya A'nın komplementi" şeklinde okunur. Eğer $A=1$ ise $\overline{A}=0$, $A=0$ ise $\overline{A}=1$ olur. Tümleyen (komplement) veya değil için A' şeklinde yazım kullanılabilir.

Değil (inverse) işlemi: Lojik 1 'in lojik 0 'a çevrilmesidir. $A = \bar{A}$ {A =A 'nın tersi (değili ,bar 'ı) okunur.}A ve B girişlere uygulanan iki değişkeni gösterirse VE fonksiyonu Boolean ifadesi olarak (A.B) şeklinde yazılırken VEYA fonksiyonu için(A+B) şeklinde yazılacaktır.

3.1.2. Boolean Toplama ve Çarpma

Boolean toplamaya ilişkin temel kurallar aşağıda verilmiştir.

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 1$$

Boolean matematiğinin sayısal devre uygulamalarında Boolean toplama VEYA fonksiyonu ile tanımlanacaktır. VEYA işleminde A ve B gibi iki boolean değişkeni vardır. (A+B) şeklinde yazılır.

Boolean çarpma işlemi ise VE fonksiyonu ile ifade edilir. Boolean çarpma işlemine ilişkin temel kurallar aşağıda verilmiştir. Ve işleminde iki boolean değişkeni vardır. A ve B girişleri çıkışı, (A.B) şeklinde yazılır.

$$0 . 0 = 0$$

$$0 . 1 = 0$$

$$1 . 0 = 0$$

$$1 . 1 = 1$$

3.2. Boolean Kanunları

3.2.1. Yer Değiştirme Kanunu

İki girişli bir VEYA kapısının girişlerine uygulanan değişkenler yer değişirse çıkış değeri değişmez.

$$A+B = B+A$$

İki girişli bir VE kapısının girişlerine uygulanan değişkenler yer değişirse çıkış değeri değişmez.

$$A.B = B.A$$

3.2.2. Birleşme Kanunu

Bir VEYA kapısının girişlerine uygulanan değişkenlerin gruplandırılmaları değişirse çıkış değeri değişmeyecektir.

$$(A+B)+C = A+(B+C) \text{ şeklinde de yazılabilir.}$$

Bir VE kapısının girişlerine uygulanan değişkenlerin gruplandırılmaları değişirse çıkış değeri değişmeyecektir.

$$(A.B).C = A.(B.C) \text{ şeklinde de yazılabilir.}$$

3.2.2. Dağılım Kanunu

Boolean işlemlerinde de çarpmanın (VE) toplama (VEYA) üzerine dağılması aşağıdaki gibidir.

$$A.(B+C) = A.B+A.C$$

$$A+(B.C) = (A+B).(A+C)$$

3.3. Boolean Matematiği Kuralları

Boolean kurallarının bilinmesi gerekir. Bu kuralların bilinmesi işlemlerde çok büyük kolaylık sağlayacaktır. Aşağıdaki işlemleri dikkatlice inceleyiniz.

a) $A = 0$ ise $\bar{A} = 1$ veya $A = 1$ ise $\bar{A} = 0$ 'dir.

b) $0.0 = 0$

c) $1+1 = 1$ veya $(A+A = A)$

d) $0+0 = 0$

e) $1.1 = 1$ veya $(A.A = A)$

f) $1.0 = 0$ veya $(A.\bar{A} = 0)$

g) $1+0 = 1$ veya $(A+\bar{A} = 1)$

Yutma kuralı

a) $A+A.B = A$

b) $A.(A+B) = A$

VE (And) kuralı

a) $0.A = 0$

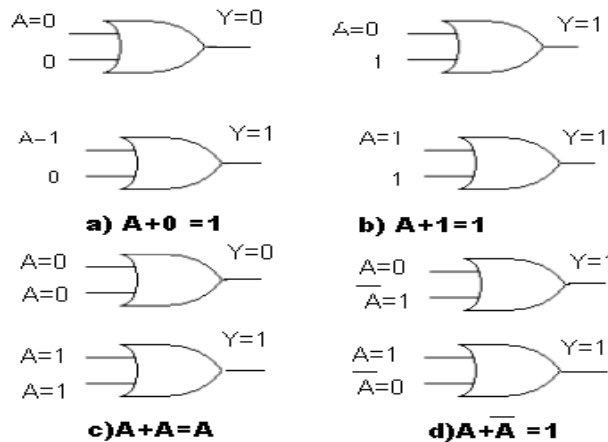
b) $1.A = A$

VEYA (Or) kuralı

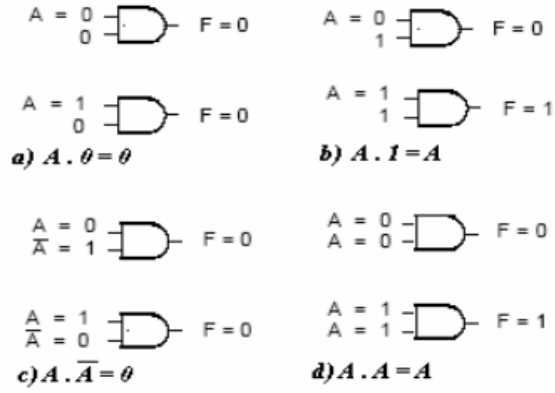
a) $1+A = 1$

b) $0+A = A$

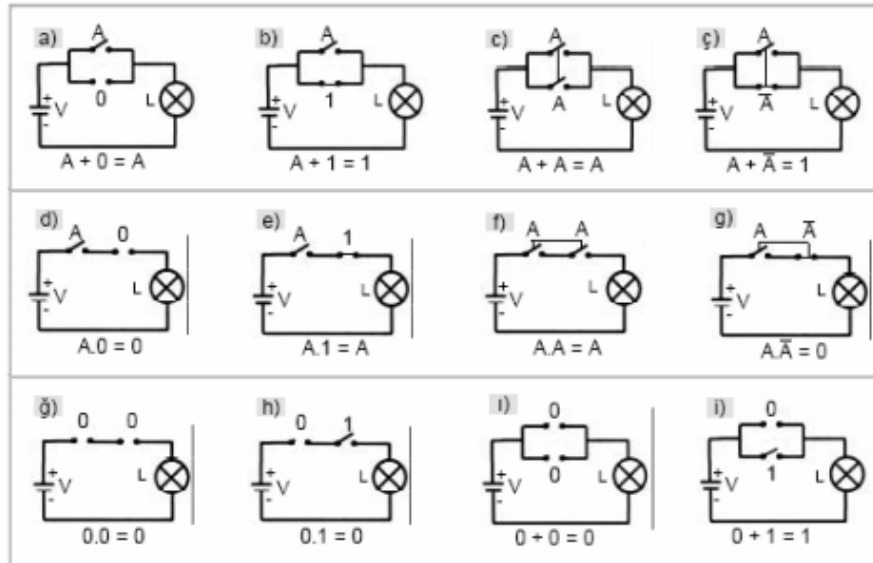
Yukarıdaki kuralların VEYA ve VE kapısına uygulanmış olarak çıkışlarında oluşan Boolean değeri aşağıda gösterilmektedir.



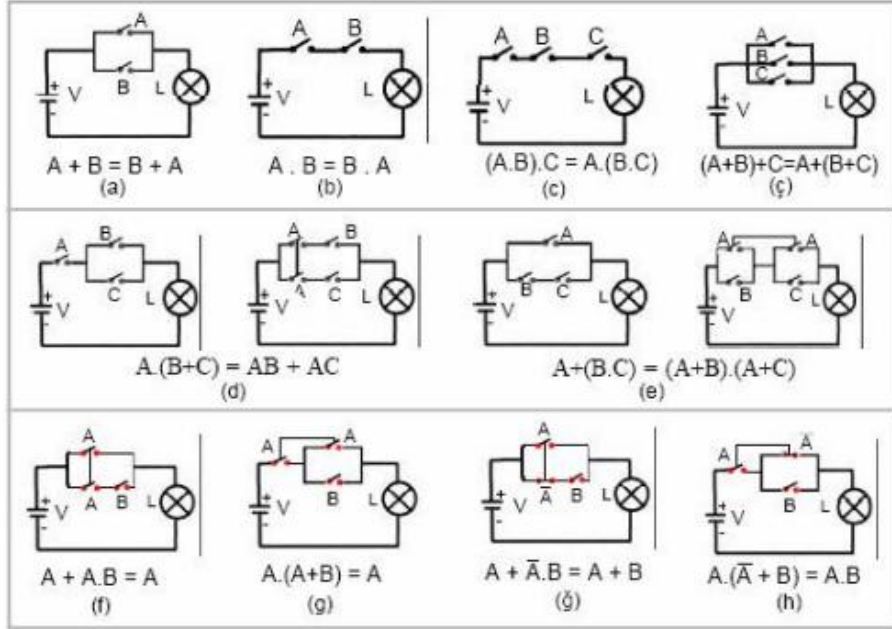
Şekil 3.1 : VEYA(OR) kapısının Boolean matematiğine göre çıkış ifadeleri



Şekil 3.2: VE(AND) kapısının Boolean matematiğine göre çıkış ifadeleri



Şekil 3.3 : Boolean kurallarının elektrik devreleriyle gösterilişi



Şekil 3.4 : Boolean kanunlarının elektrik devreleriyle gösterilişi

3.4. De Morgan Teoremleri

De Morgan teoremleri Boolean matematiğinin çok önemli teoremleridir.

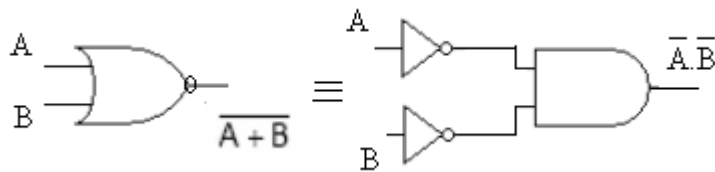
$$\overline{(A+B)} = \bar{A}.\bar{B} \quad (\text{Teorem -1})$$

$$\overline{(A . B)} = \bar{A} + \bar{B} \quad (\text{Teorem-2})$$

Teorem -1 için şu söylenebilir. Boolean işlemlerinde toplama işleminin parantez

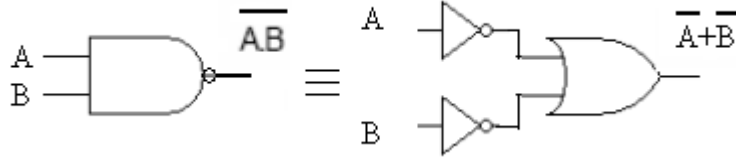
$\overline{(A+B)}$ değilini açarsak içerideki ifadenin işlemi toplama (+) ise çarpma(.) olur. $(\bar{A} . \bar{B})$

Aşağıda teorem-1'in kapılarla yapılışı görülmektedir.



Teorem-2 için ise $\overline{(\overline{A} \cdot \overline{B})}$ biçimindeki ifadenin değili açılırsa parantez içindeki çarpma (.) işlemi toplama (+) işlemine dönüşür. $\overline{(\overline{A+B})}$

Aşağıda teorem-2'nin kapılarla yapılışı görülmektedir.



De Morgan teoremi ikiden fazla değişken için de geçerlidir. Aşağıdaki örnekleri inceleyiniz.

$$a) \overline{\overline{X} \cdot \overline{Y} \cdot \overline{Z}} = \overline{\overline{X}} + \overline{\overline{Y}} + \overline{\overline{Z}}$$

$$b) \overline{\overline{W} \cdot \overline{X} \cdot \overline{Y} \cdot \overline{Z}} = \overline{\overline{W}} + \overline{\overline{X}} + \overline{\overline{Y}} + \overline{\overline{Z}}$$

$$c) \overline{\overline{X} + \overline{Y} + \overline{Z}} = \overline{\overline{X}} \cdot \overline{\overline{Y}} \cdot \overline{\overline{Z}}$$

$$d) \overline{\overline{W} + \overline{Y} + \overline{X} + \overline{Z}} = \overline{\overline{W}} \cdot \overline{\overline{Y}} \cdot \overline{\overline{X}} \cdot \overline{\overline{Z}}$$

Örnek : $A.(A.B+C)$ işlemini sadeleştiriniz.

$$\begin{aligned} &= A.A.B + A.C \quad (A.A=A) \\ &= A.B + A.C \quad (A \text{ parantezine alınır}) \\ &= A.(B+C) \quad \text{olur.} \end{aligned}$$

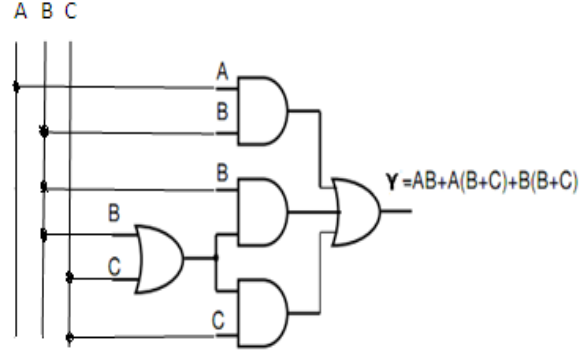
Örnek : $B. \overline{A} + \overline{A}.\overline{B} + A.B$ işlemini sadeleştiriniz.

$$= B.(\overline{A}+A) + \overline{A}.\overline{B} = 1.B + \overline{A}.\overline{B} = B + \overline{A}.\overline{B} = B + \overline{A} \quad \text{olur.}$$

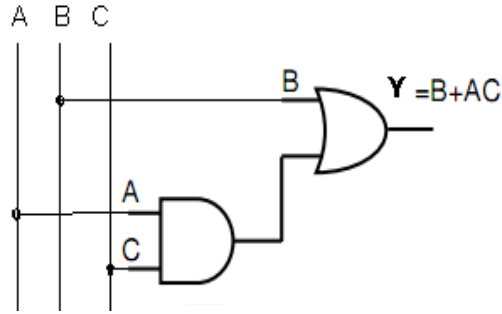
Örnek : $AB + A(B + C) + B(B + C)$ fonksiyonunu Boolean kanunlarını kullanarak en basit hâle getiriniz.

$$\begin{aligned} Y &= AB + A(B + C) + B(B + C) \\ &= AB + AB + AC + BB + BC \quad (BB=B) \text{ kanunu uygulanırsa} \\ &= AB + AB + AC + B + BC \quad (AB+AB=AB) \text{ kanunu uygulanırsa} \\ &= AB + AC + B + BC \quad B \text{ çarpan parantezine alınır} \\ &= AB + AC + B(1 + C) \quad (1+A=1) \text{ kuralından} \\ &= AB + AC + B \cdot 1 \quad \text{Birinci ve üçüncü terim B ortak parantezine alınır} \\ &= AC + B(A + 1) \quad (1+A=1) \text{ kanun uygulanırsa} \\ &= AC + B \cdot 1 \\ &= AC + B \end{aligned}$$

şeklinde olur.



Şekil 3.5: İfadenin sadeleşmeden çizilişi



Şekil 3.6: İfade sadeleştikten sonraki hâli

Şekillerden görüldüğü gibi verilen ifadeyi Boolean kurallarıyla sadeleştirince ortaya çıkan yeni ifadenin kapı adedi çok azalmıştır.

Örnek : $Y = A'BC + A'BC' + AC$ ifadesini sadeleştiriniz.

Çözüm : $Y = A'BC + A'BC' + AC$

$$Y = A'B(C + C') + AC \quad [(C + C') = 1]$$

$$Y = A'B + AC$$

Örnek : $Y = [A'B' + (A+B)']$ ifadesini sadeleştiriniz.

Çözüm : $Y = [A'B' + (A+B)']$

$$Y = (A'B')' (A+B)''$$

$$Y = (A+B)(A+B')$$

$$Y = A.A + A.B' + A.B + B.B'$$

$$Y = A + A.B' + A.B + 0 \Rightarrow Y = A + A.(B+B') \Rightarrow Y = A + A.1 \Rightarrow Y = A$$

Örnek : $Y = (A' + B' + C' + D)'$ ifadesini sadeleştiriniz.

Çözüm : $Y = (A' + B' + C' + D)'$

$$Y = A'' . B'' . C'' . D''$$

$$Y = A . B . C . D$$

Örnek : $Y = AB + BC + AC'$ ifadesini sadeleştiriniz.

Çözüm : $Y = AB + BC + AC'$

$$Y = AB(C + C') + BC + AC'$$

$$Y = ABC + ABC' + BC + AC'$$

$$Y = ABC + BC + ABC' + AC'$$

$$Y = BC(A + 1) + AC'(B + 1)$$

$$Y = BC + AC'$$

Örnek : $Y = A(AB + C)$ ifadesini sadeleştiriniz.

Çözüm : $A.(AB + C) = AAB + AC$

$$= AAB + AC = AB + AC$$

$$= AB + AC = A(B + C)$$

Örnek : $Y = (B + AC)'$ ifadesini sadeleştiriniz.

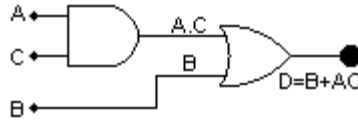
Çözüm : $(B + AC)' = B' . (AC)'$

$$= B' . (AC)' = B' . (A' + B')$$

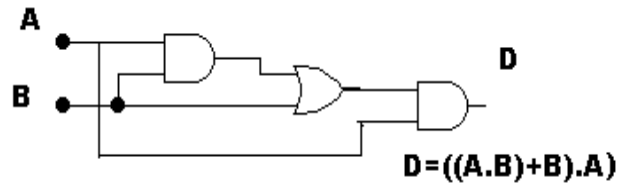
3. 5. Sayısal Devre Tasarımı

3.5.1. Boolean İfadesinden Sayısal Devrelerin Çizilmesi

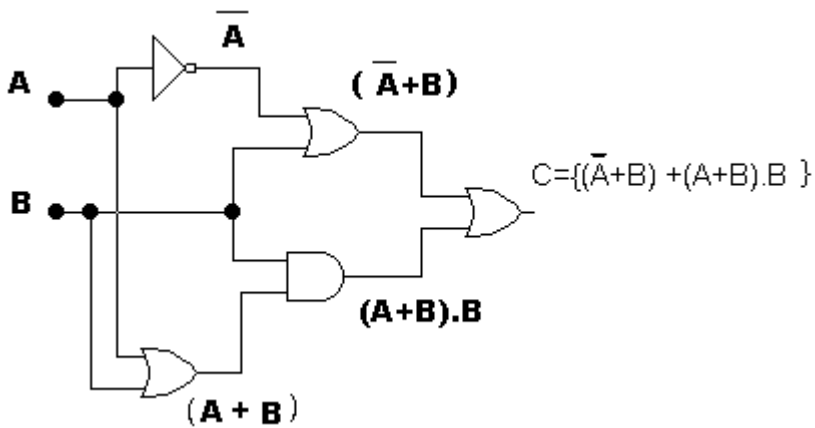
Örnek : $D = B + AC$ ifadesini lojik kapıları kullanarak çiziniz.



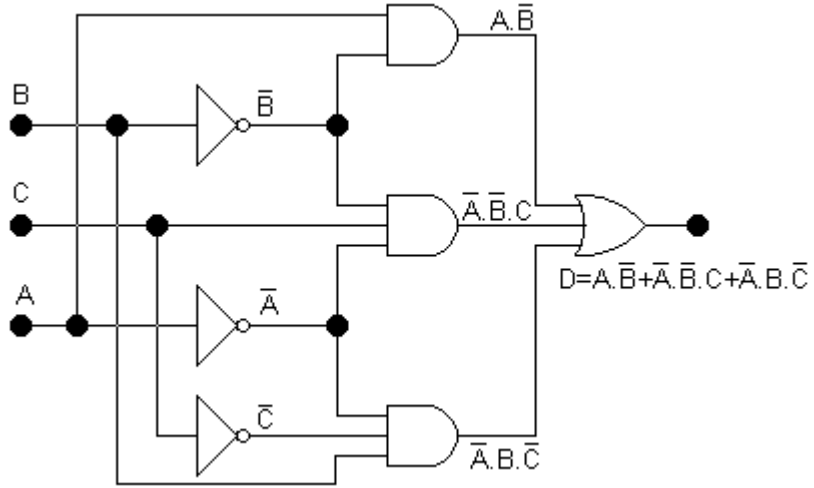
Örnek : $D = ((AB) + B).A$ ifadesini lojik kapıları kullanarak çiziniz.



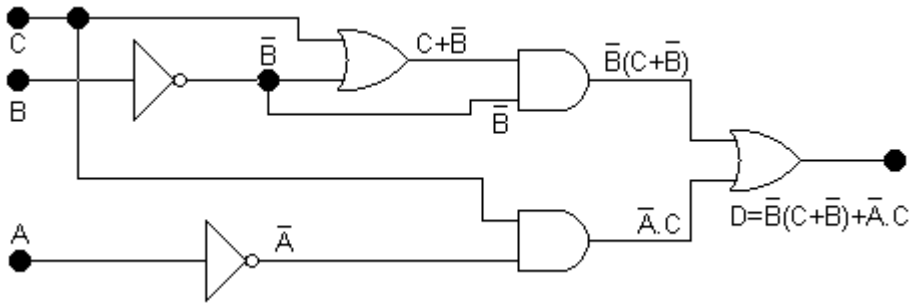
Örnek : $\overline{C} = \{ (A+B) + (A+B).B \}$ ifadesini lojik kapıları kullanarak çiziniz.



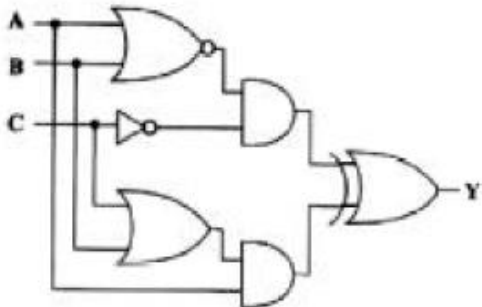
Örnek : $D = \bar{A}.\bar{B}.C + A.\bar{B} + \bar{A}.B.\bar{C}$ ifadesinin devresini çiziniz.



Örnek : $D = \bar{B}.(C + \bar{B}) + \bar{A}.C$ ifadesinin kapılarla devresini çiziniz.



Örnek : $Y = \overline{(A + B)}. \bar{C} \oplus (B.C).A$ ifadesinin kapılarla devresini çiziniz.

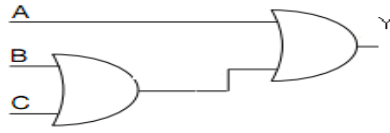


$$Y = \overline{(A + B)}. \bar{C} \oplus (B.C).A$$

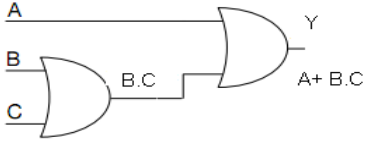
3.5.2. Sayısal (Lojik) Devreden Boolean İfadenin Elde Edilmesi

Çizilmiş bir sayısal devreden Boolean ifadesinin elde edilebilmesi için ilk önce kapı girişlerine uygulanan değişkenler belirlenir. Her kapı çıkışına ait Boolean ifadesi yazılır. Bu işlem devredeki en son kapıya kadar sürdürülerek sonuca ulaşılır.

Örnek: Aşağıdaki verilen sayısal devrenin çıkışına ait Boolean ifadesini bulunuz.

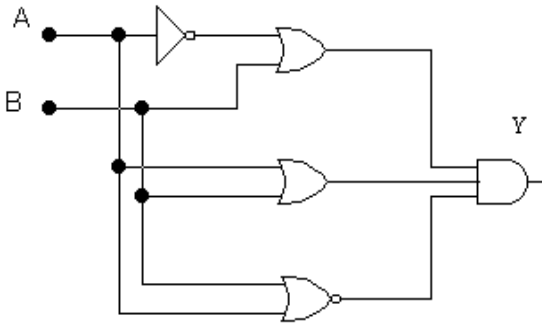


Cözüm: Her bir kapı giriş ve çıkış ifadesi devredeki son kapıya kadar yazılarak ifade elde edilir.

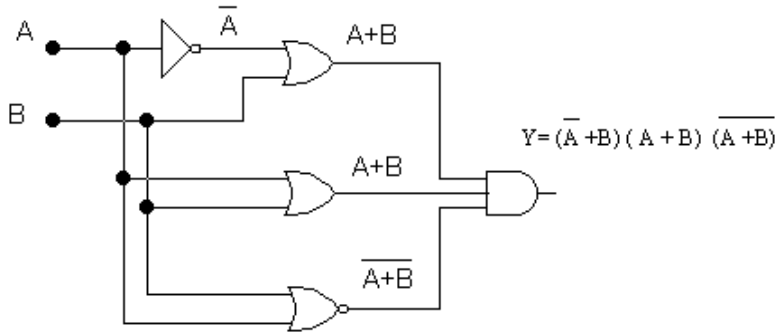


Her kapı çıkışına çıkış ifadesi yazılır. Böylece sonuca adım adım gidilir.

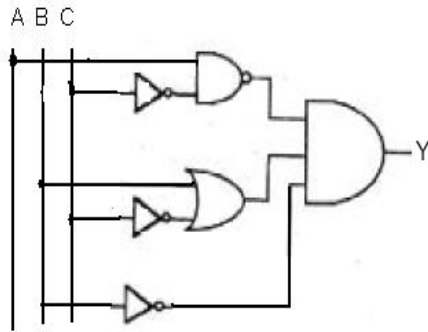
Örnek: Aşağıdaki verilen sayısal devrenin çıkışına ait Boolean ifadesini bulunuz.



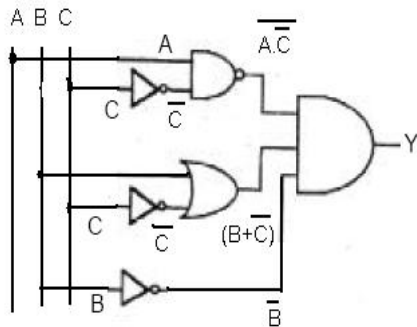
Çözüm: Her bir kapının girişine ve çıkışına ait ifadesi yazılarak çıkış ifadesi elde edilir.



Örnek. Aşağıdaki sayısal devrenin Y çıkış ifadesini bulunuz.



Çözüm: Şemadaki her lojik kapının çıkışına çıkış ifadeleri teker teker yazılır. Sonuçta en sondaki üç girişli VE kapısıyla çarpılır.



$$Y = (\overline{A \cdot \overline{C}}) \cdot (\overline{B + C}) \cdot \overline{B}$$

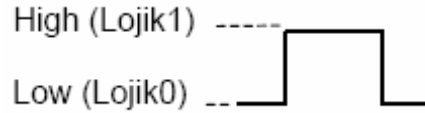
3.5.3. Dalga Diyagramının Çizilmesi

Sayısal sistem iki gerilim seviyesine göre çalışır. Her sayısal sistemin bu iki gerilim seviyesine karşılık gelen bir biçimi olmalıdır. Bu nedenle sayısal devreler binary (İkilik) sayı sisteminde kullanılan 1 ve 0 ile tanımlanmak zorundadır. Bu sayısal sistemin girdilerinin ikilik koda dönüşmesini sağlar. Aşağıdaki pozitif mantık ifadelerini kullanarak sayısal kavramları tanımlayabileceğiz. Örneğin bir anahtarın kapalı olması sayısal sistemde '1' veya 5V'a eşit olacaktır.

Yüksek	Alçak
1	0
Doğru	Yanlış
+5V	0V
Kapalı	Açık

➤ Pozitif mantık

Bir kare dalganın yükseleme ve düşmesinin çok küçük zaman diliminde olduğu düşünülürse kare dalga sayısal sinyallere güzel bir örnek olabilir. Aşağıda bir kare dalga üzerindeki lojik seviyeler gösterilmiştir.



Şekil 3.7: Pozitif mantık sayısal sinyal

Sayısal (dijital) elektronikte, bir devre tasarımı yapılırken o devreye ait lojik ifade doğruluk tablosu oluşturulur. Bu lojik ifadeye göre doğrudan devre kurulursa maliyet artar. İfadenin en son hâlinin bulunması gerekir. Boolean matematiği ile bu denklemlerin en sade hâle getirilmesi sayısal (lojik) denklemlerin çözümü yapılmaktadır. En sade hâle gelen ifadenin ya da denklemin doğruluk tablosu yapılarak bu denklemin çıkış dalga diyagramını elde etmek mümkündür.

Şimdi daha önceden incelediğimiz Boolean ifadesini ele alarak önce doğruluk tablosunu daha sonrada çıkış dalga diyagramının nasıl yapıldığını görelim.

$Y=A.B + A.(B + C) + B.(B + C)$ fonksiyonunu Boolean kanunlarını kullanarak en basit hâle getirdiğimizde

$$Y=A.B + A.(B + C) + B.(B + C) = A.C + B \text{ sonucu elde edilmişti.}$$

Şimdi $Y = A.C + B$ ifadesinin doğruluk tablosunu hazırlayalım. A,B,C gibi üç değişken olduğundan tablo $2^3 = 8$ farklı değer olan bir tablo olacaktır.

Sıra	Değişkenler			A ve C nin sonucu	Çıkış İfadesi Y	
	A	B	C	A.C	A.C+B	A.C+B
0	0	0	0	0	0+0	0
1	0	0	1	0	0+0	0
2	0	1	0	0	0+1	1
3	0	1	1	0	0+1	1
4	1	0	0	0	0+0	0
5	1	0	1	1	1+0	1
6	1	1	0	0	0+1	1
7	1	1	1	1	1+1	1

Tablo 3.1 Doğruluk tablosu

Yukarıdaki tablo aslında işin en zor kısmıydı. Bu tablo bize $Y = A.C + B$ ifadesinin girişlerinin aldığı değere (lojik 0 veya lojik 1) göre çıkışın hangi değeri (lojik 0 veya lojik 1) alacağını göstermektedir.

Tabloyu diyagram hâline getirmek istersek yapmamız gereken lojik devrelerde kullanılan kare dalgayı uygun şekilde çizmektir.

C Girişi	0	1	0	1	0	1	0	1
B Girişi	0	0	1	1	0	0	1	1
A Girişi	0	0	0	0	1	1	1	1
A.C	0	0	0	0	1	0	0	1
(A.C+B)	0	0	1	1	0	1	1	1
Sıra	0	1	2	3	4	5	6	7

Tablo 3.2 : Dalga diyagramının çizilmesi

Dalga diyagram tablosunda görüldüğü gibi A,B,C değişkenlerinin, A.C ifadesinin ve (A.C+B) çıkış ifadesinin dalga şeklinin çizilmesi doğruluk tablosunda çıkan ifadelere göredir. Çıkış ifadesi 0,1 ve 4. sırada 0, diğer durumlarda 1'dir. Bu durum diyagramda görülmektedir.

UYGULAMA FAALİYETİ

1. $Y = A.(A.B + C)$ denklemini Boolean kurallarını kullanarak sadeleştiriniz?
2. $Y = \overline{A}.B + A + A.B$ denklemini Boolean kurallarını kullanarak sadeleştiriniz?
3. $Y = \overline{B + AC}$ denklemini Boolean kurallarını kullanarak sadeleştiriniz?
4. $Y = \overline{\overline{A}.B + A.\overline{B}}$ denklemini Boolean kurallarını kullanarak sadeleştiriniz?
5. $Y = \overline{A}.B.C + \overline{A}.B.\overline{C} + A.C$ denklemini Boolean kurallarını kullanarak sadeleştiriniz?

$Y = \overline{(A + \overline{B.C})} + A + A.B + B.C$ denklemini sadeleştirmeden lojik kapılarla çiziniz.

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız beceriler için **Evet**, kazanamadıklarınız için **Hayır** kutucuklarına (X) işareti koyarak öğrendiklerinizi kontrol ediniz.

Değerlendirme Ölçütleri		Evet	Hayır
1	Verilen ifadelerin çözümünü yapabildiniz mi?		
2	İşlemleri doğru sıralamada yapabildiniz mi?		
3	Boolean matematiği kurallarını kullanarak lojik ifadeleri sadeleştirebildiniz mi?		
4	Lojik devreyi takip ederek çıkış ifadesini bulabildiniz mi?		
5	Çıkış ifadesi verilen devreyi kapılarla çizebildiniz mi?		
6	İşlemleri verilen sürede yapabildiniz mi?		
7	İşlemlerde tertip ve düzene uydunuz mu?		

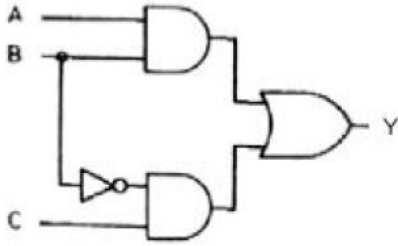
DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “Ölçme ve Değerlendirme”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki işlemleri yapınız.

1. $Y = A.(AB+C)$ ifadesini sadeleştiriniz.
2. $Y = B(A+\bar{B}) + A(B+\bar{A})$ ifadesini sadeleştiriniz.
3. $Y = \overline{\bar{A}.B + A.\bar{B}}$ ifadesini Boolean kurallarını kullanarak sadeleştiriniz.
4. Aşağıdaki lojik devrenin Y çıkış ifadesini bulunuz.



5. $Y = A.\bar{B} + \bar{A}.\bar{B}.C + \bar{A}.B.\bar{C}$ denkleminin lojik kapılı devresini çiziniz.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-4

AMAÇ

Karno haritalarını kullanarak hızlı bir şekilde lojik devre tasarımı ile ilgili bir problemi sadeleştirecek ve en kararlı, en ekonomik devreyi tasarlayarak tekniğine uygun şekilde hatasız kurup çalıştıracaksınız.

ARAŞTIRMA

- Karnough haritaları hangi amaçla kullanılır?
- Bu haritaların uygulama alanları nelerdir? Çeşitleri var mı? Sayısal devre tasarımı yapanlar bu haritaları nasıl kullanmaktadırlar?

4. KARNOUGH HARİTASI

Bir önceki konuda anlattığımız Boolean matematiğinde yapılan sadeleştirmeleri karno haritasında daha kolay ve daha güvenilir yapmak mümkündür. Karno haritası, sadeleştirme ve dijital devre tasarımında kullanılmaktadır. Değişken sayısına göre karno haritası düzenlenir. Örneğin 2 değişken (A B), 5 değişken (A B C D E) vb. Karno haritası en fazla 6 değişkenli eşitlikleri sadeleştirmede kullanılır. Aşağıda değişken sayısına göre karno düzenlemeleri anlatılmıştır.

4. 1. Değişken Sayısına Göre Karno Haritası

Karno haritasında kaç kutu olacağını 2^n (2 üzeri n) formülü ile bulabilirsiniz. N değişken adedini belirtir.

Aşağıdaki tabloda değişkenin değili olan yerlere 0, değişkenin kendisi olan yerlere de 1 konur.

4.1.1. Değişkenli Karno Haritası

Örneğin $y = A.B + A.B'$ gibi (A ve B) deb oluşan iki değişkenli haritadır. Burada (A , B) $2^2 = 4$ kutudan oluşan karno haritası çizilir. $y = A.B + A.B'$ fonksiyonunun karnoya yerleşimi ileride anlatılacaktır. Burada dikkat edilmesi gereken nokta A ve B ye ait hücrelerin doğru şekilde tespit edilmesidir.

	A	A'	A
B			
B'	A'.B'	A.B'	
B	A'.B	A.B	

	A	0	1
B			
0	00	10	
1	01	11	

Tablo 4.1: İki değişkenli karno haritasında değişken yerlerini gösteren tablolar

Not: Bu tablolarda A ve B'nin yerleri değiştirilerek de yazılabilir. O zaman hücrelerin içi de değişecektir. Bu duruma dikkat edilmesi gerekir.

4.1.2 Değişkenli Karno Haritası

Örneğin $y = A.B.C + A'.B'.C + B.C'$ şeklindeki fonksiyonlar 3 değişkenli fonksiyonlardır ve bu tür fonksiyonları indirgemek için aşağıdaki karno haritası kullanılır.

(A , B , C) gibi üç değişken olduğundan $2^3 = 8$ kutu çizilir.

Aşağıdaki her iki şekilde dikkat edilecek nokta AB nin bulunduğu satırda 0 ve 1 lerin yazılış şekli 00,01,10,11 değil de 00,01,11,10 şeklindedir. C'nin ise dikeyde 0 ve 1 olarak yazılır. Bu yazılış biçimi 4 değişkenli için de geçerlidir.

	AB	A'B'	A'B	AB	AB'
C	A'.B'.C'	A'.B.C'	A.B.C'	A.B'.C'	A'.B'.C'
C'	A'.B'.C	A'.B.C	A.B.C	A.B'.C	A'.B'.C

		Yazılış şekline dikkat			
	AB	00	01	11	10
C	0				
	1				

Tablo 4.2: Üç değişkenli karno haritasında değişken yerlerini gösteren tablolar

4.1.3. Değişkenli Karno Haritası

		Yazılış şekline dikkat			
	AB	00	01	11	10
C	00				
	01				
	11				
	10				

Tablo 4.3 : Dört değişkenli karno haritasında değişken yerlerini gösteren tablolar

Örneğin $y = A'.B.C'.D + A'.B'.C.D' + A'.B'.C.D$ şeklindeki fonksiyonlar 4 değişkenli fonksiyonlardır ve bu tür fonksiyonları indirgemek için aşağıdaki karno haritası kullanılır. (A , B , C , D)değişkenleri için $2^4 = 16$ kutu çizilir.

	AB	A'B'	A'B	AB	AB'
C'D'	A'.E'.C'.D'	A'.B.C'.D'	A.B.C'.D'	A'.B'.C'.D'	A'.E'.C'.D'
C'D	A'.E'.C.D	A'.B.C.D	A.B.C.D	A'.B'.C.D	A'.E'.C.D
CD	A'.E'.C.D	A'.B.C.D	A.B.C.D	A'.B'.C.D	A'.E'.C.D
CD'	A'.E'.C.D'	A'.B.C.D'	A.B.C.D'	A'.B'.C.D'	A'.E'.C.D'

4.1.4. Değişkenli Karno Haritası

Örneğin $y = A.B.C'.D.E + A'.B'.C.D'.E + A.B.C.D.E$ şeklindeki fonksiyonlar 5 değişkenli fonksiyonlardır ve bu tür fonksiyonları indirgemek için aşağıdaki karno haritası kullanılır. (A , B , C , D , E) değişkenleri için $2^5 = 32$ kutu çizilmelidir. Aşağıdaki gibi çizim yapılmalıdır.

	ABC				C'				C			
DE	A'B'	A'B	AB	AB'	AB'	AB	A'B	A'B'	A'B'	AB	A'B	A'B'
D'E	A'B'C'D'E	A'BC'D'E	ABC'D'E	AB'CD'E	AB'CD'E	ABCD'E	A'BCD'E	A'B'CD'E	A'B'CD'E	ABCD'E	A'BCD'E	A'B'CD'E
D'E	A'B'C'D'E	A'BC'D'E	ABC'D'E	AB'CD'E	AB'CD'E	ABCD'E	A'BCD'E	A'B'CD'E	A'B'CD'E	ABCD'E	A'BCD'E	A'B'CD'E
DE	A'B'C'DE	A'BC'DE	ABC'DE	AB'C'DE	AB'C'DE	ABCDE	A'BCDE	A'B'CDE	A'B'CDE	ABCDE	A'BCDE	A'B'CDE
DE	A'B'C'DE	A'BC'DE	ABC'DE	AB'C'DE	AB'C'DE	ABCDE	A'BCDE	A'B'CDE	A'B'CDE	ABCDE	A'BCDE	A'B'CDE

Tablo 4.4 : Beş değişkenli karno haritasında değişken yerlerini gösteren tablo

Bu karno haritalarından en çok 2,3,4 değişkenli olanları kullandığımızdan çizimlerinin ve hücrelerin içlerinin bilinmesi tasarım sırasında çok büyük kolaylık sağlayacaktır.

4.2. Fonksiyonun Karnough Haritasına Yerleştirilmesi

Fonksiyonun haritaya yerleştirme işlemi belli bir mantık dâhilinde yapılır. Fonksiyonun doğruluk tablosu ile karno haritası arasında doğrudan bir ilişki vardır.

Doğruluk tablosu düzgün bir şekilde çıkarılmış bir fonksiyonu karnoya yerleştirmek çok kolaydır.

Aşağıdaki örneği dikkatli bir şekilde inceleyiniz.

Örnek: $y = A.B.C' + A'.B'.C + B.C$ fonksiyonunu karno haritasına yerleştiriniz.

Bu ifadeyi karnoya yerleştirmeden önce doğruluk tablosunu hazırlayalım. İfade üç değişkenli olduğundan $(A,B,C) = 2^3 = 8$ kutu çizilmelidir. Ancak önce tabloyu hazırlayalım. İfadeyi kısım kısım ele alırsak

1. ifade $A.B.C'$ = 1 olmalı
2. ifade $A'.B'.C$ = 1 olmalı
3. ifade $B.C$ = 1 olmalıdır.

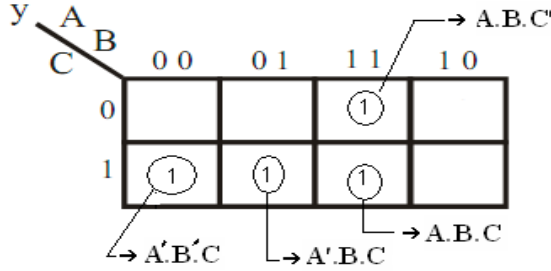
Bu değerleri dikkate alarak tablomuzu hazırlayalım.

Değişkenler			Çıkış	
A	B	C	Y	
0	0	0	0	
0	0	1	①	→ A'.B'.C
0	1	0	0	
0	1	1	①	→ A'.B.C ←
1	0	0	0	
1	0	1	0	
1	1	0	①	→ A.B.C'
1	1	1	①	→ A.B.C ←

Tablo 4.5: Doğruluk tablosu

Tabloda Y çıkış ifadesine 4 farklı fonksiyon çıkmıştır. Bunun sebebi (B.C) ifadesine hem (A'.B.C) ifadesi hem de (A.B.C) ifadesi karşılık gelmektedir. Bu nedenle örnekte 3 olan ifade karnoya aktarılırken 4 adet (1) olarak aktarılacaktır.

Bu durumda karno diyagramına Y çıkış ifadesi aşağıdaki gibi yerleştirilecektir.



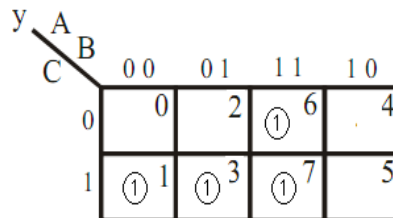
Tablodan karno diyagramına başka bir aktarım şekli daha vardır. Bu durum 4 değişkenli karno ya (1) leri aktarırken daha pratik olmaktadır. Hata yapma ihtimalini azaltmaktadır.

Eğer tablo hazırlanırken sol baş tarafa sayıların binary karşılıklarını desimal (veya satır nu. diyebiliriz) olarak yazarsak karno haritasında da karşılık gelen yere de 1'leri yazarsak daha çabuk sonuca gidebiliriz.

Satır No	A	B	C	Y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

Tablo4.6 : Satır numaralarını gösteren tablo

Tablodaki satır nu.ları karnoda kendi hücrelerine yazılmıştır. Örneğin 3 nu'lu satıra denk gelen ABC girişi (0 1 1) ve y çıkışı 1 karno içinde 3 nu. lu hücreye yazılmıştır. Yine 1,6 ve 7 nu.lu satırlara da denk gelen karno hücrelerine 1'ler yazılmıştır.



4.3. Karnough Haritasında Gruplandırma

Gruplama konusu karnonun en can alıcı noktasıdır. Karno haritalarının amacı var olan çıkış ifadelerini en az kapı kullanmak suretiyle aynı işi yapabilecek lojik ifadeyi elde etmektir. Çünkü karno ile ifade sadeleşirken aynı zamanda gereksiz yere kullanılabilir lojik kapıları da azaltmış olmaktadır. Böylece elde edilecek devrenin hem fiziksel ebatı küçülecek hem de maliyeti düşecektir.

Gruplama yaparken şunlara dikkat edilir:

- Gruplama yaparken sadece “1” ler dikkate alınır. Boş olan yerler “0” demektir ve buraların gruplama yaparken önemi yoktur.
- Karno haritalarında hedef en çok “1” i gruplamaktır.
- Hiçbir “1” açıkta kalmamalıdır.
- Gruplar 1, 2, 4, 8, 16 gibi iki ve ikinin üs katları şeklinde olmalıdır.
- Karno haritaları üzerinde çapraz gruplama yapılamaz. Gruplar yan yana ya da alt alta olmalıdır.

Aşağıda çeşitli gruplama şekilleri gösterilmektedir. İnceleyiniz.

	A	0	1
y	B	0	1
	0	0	1
	1	1	1

Bu YANLIŞ bir gruplamadır.

Çünkü en büyük grup oluşturacak şekilde gruplama yapılmamıştır. Üç ayrı grup yapılarak çıkış ifadesi gereksiz yere uzatılmıştır.

	A	0	1
y	B	0	1
	0	0	1
	1	1	1

Bu da yukarıdakine göre biraz daha doğru olsa da YANLIŞ bir gruplamadır.

Grup yapılabiliyorsa tek başına 1 bırakılmamalıydı.

	A	0	1
y	B	0	1
	0	0	1
	1	1	1

Bu DOĞRU bir gruplamadır.

Hiçbir “1” açıkta kalmamıştır.

En büyük sayıdaki gruplar alınmıştır.

AB (11) hücrendeki 1 her iki gruba da dâhil edilebilir.

	A	B	00	01	11	10
y	C	0	0	1	1	1
	1	1	1	0	1	0

Bu YANLIŞ bir gruplamadır.

Çünkü 3 adet “1” ile gruplama yapılamaz.

Grup sayısı 1, 2, 4, 8... olmalıdır.

		y A			
	B	00	01	11	10
C	0		1	1	1
1		1		1	

Bu YANLIŞ bir gruplamadır.

Çünkü çapraz grup yapılamaz.

		y A			
	B	00	01	11	10
C	0		1	1	1
1		1		1	

Bu YANLIŞ bir gruplamadır.

Boş kutular gruba dâhil edilemez.

		y A			
	B	00	01	11	10
C	0		1	1	1
1		1		1	

Bu YANLIŞ bir gruplamadır.

Çünkü grup içinde hem alt alta hem yan yana "1" olamaz.

Grup ya yan yana ya alt alta olmalıdır.

		y A			
	B	00	01	11	10
C	0		1	1	1
1		1		1	

Bu DOĞRU bir gruplamadır.

Burada 4 adet grup bulunmaktadır

Karno haritasında en yukardan en aşağıya veya en sağdan en sola geçiş vardır.

		y A			
	B	00	01	11	10
C	00		1	1	
01				1	1
11					
10			1	1	

Bu DOĞRU bir gruplamadır.

Burada dörtlü ve ikili olmak üzere 2 adet grup vardır.

Ucu açık olan çizgiler birleşerek dörtlü grubu oluşturmaktadır.

		A	B	
y				
	C	D		
				00 01 11 10
00				
01		1		1
11		1	1	
10		1	1	

Bu DOĞRU bir gruptur.

Burada biri ikili biri dördü olmak üzere 2 adet grup vardır.

Ucu açık olan çizgiler içinde ikili grup bulunmaktadır.

		A	B	
y				
	C	D		
				00 01 11 10
00				
01		1	1	
11		1	1	
10		1	1	

Bu YANLIŞ bir gruptur.

Çünkü altılı grup yapılamaz.

		A	B	
y				
	C	D		
				00 01 11 10
00				
01		1	1	
11		1	1	
10		1	1	

Bu YANLIŞ bir gruptur.

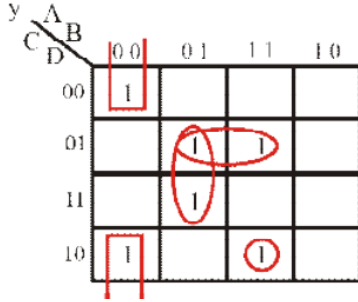
Aslında yanlışten daha çok eksik bir gruptur.

Dörtü iki grup yapılabilirdi.

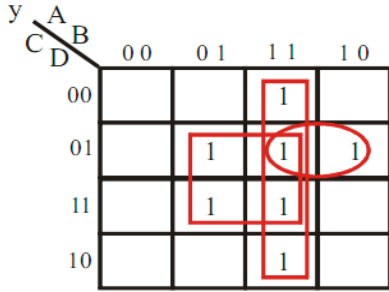
		A	B	
y				
	C	D		
				00 01 11 10
00				
01		1	1	
11		1	1	
10		1	1	

Bu DOĞRU bir gruptur.

Kare içinde ve daire içinde olmak üzere 2 adet dördü grup vardır.



Bu DOĞRU bir gruplamadır.



Bu DOĞRU bir gruplamadır.

4.4. Karnough Haritasından Sadeleşmiş İfadenin Yazılması

Karno haritalarında ifadelere göre gruplandırmalar yapıldıktan sonra önemli olan nokta her grubu doğru bir şekilde ifadelendirmektir. Aşağıdaki örneği dikkatle inceleyiniz.

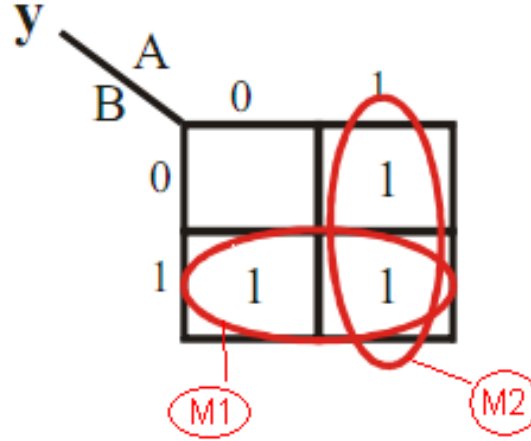
A	B	Y	İfade
0	0	0	$\overline{A}.\overline{B}$
0	1	1	$\overline{A}.B$
1	0	1	$A.\overline{B}$
1	1	1	$A.B$

Doğruluk tablosuna göre Y denklemini $Y=1$ olanlara göre yazarsak

$Y = \overline{A}.B + A.\overline{B} + A.B$ olur. Yazılan ifade çarpımların toplamı şeklindedir.

Bu ifadeye göre devre şemasını çizmemiz gerekir. Eğer devre şeması çizilecek olsa üç adet VE kapısı ve bir adet VEYA kapısı ayrıca A ve B nin Değillerini alacak Değil kapısı çizmek durumundayız. Karno haritasını kullanarak aynı işi gören daha kısa bir ifadeyi elde edeceğiz ve elde edeceğimiz ifade kısa olduğu için yapılan devre daha az elemanla yapılmış olacaktır.

Eğer bu doğruluk tablosuna göre karno haritası hazırlarsak:



Bu şekilde yapılan gruplandırma doğrudur. Şimdi bu grupları nasıl yazacağımıza bakalım. Daha önce gruplandırmanın nasıl yapıldığı anlatılmıştı.

$A=0$, $B=1$ ve $A=1$, $B=1$ olduğu hücrelerin ikisi **M1** olarak adlandırılmıştır.

$A=1$, $B=0$ ve $A=1$, $B=1$ olduğu hücrelerin ikisi **M2** olarak adlandırılmıştır.

Karnoda çıkacak ifade $Y=M1+M2$ yazılacaktır.

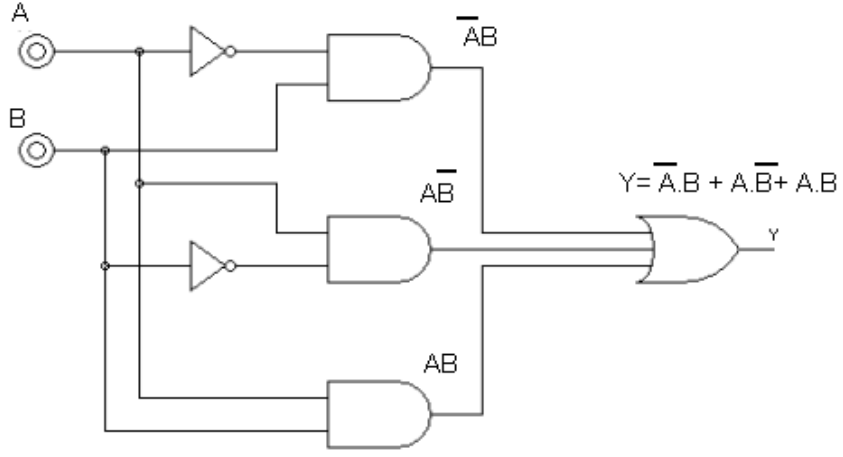
Burada M1 için karno karşılığını yazarsak $M1= B$ yazabiliriz. Peki neden B çünkü M1 grubuna ait 1' ler B' nin bulunduğu satır içindedir. A için hiçbir şey yazamayız. Çünkü A'nın bulunduğu sütunda $A=0$ ve $B=0$ hücresi (0), yani \bar{A} in (A değil) bulunduğu sütun 0 iken A'nın bulunduğu sütun 1'dir.

M2 grubunu yazacak olursak $M2= A$ olur. Burada da B ile ilgili hiçbir şey yazamayız. Çünkü diğer sütun A'nın ve B nin değerini barındırmaktadır, hem 0 hem de 1 vardır. Bu nedenle seçilmez.

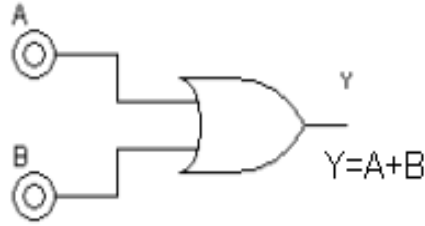
Karno ile ortaya çıkan ifade $Y=M1+M2 = B + A$ olmuştur.

Görüldüğü gibi devre aynı işi gören bir adet VEYA kapısıyla yapılabilmektedir.

Devrenin şemasını karno haritası kullanmadan yaparsak aşağıdaki gibi olacaktır. İki şema arasındaki farkı görüyorsunuz. Her iki şekli de incerseniz karno haritasının neden kullanıldığı hakkında size daha iyi bir fikir verecektir.



Şekil 4.1 : Karno kullanmadan yapılan devre şeması



Şekil 4.2 : Karno haritası kullanılarak yapılan devre şeması

Devre, yukardaki devrenin yaptığı işin aynısını yapan ama daha az elemandan meydana gelmiş daha sade bir devre olacaktır.

Örnek: $y = A.B.C' + A'.B'.C + B.C$ şeklinde verilen fonksiyonu karno yöntemi ile sadeleştiriniz.

Çözüm: Hatırlanacağı üzere daha önce bu ifadenin doğruluk tablosu yapılmıştı. Tablo aşağıdaki gibi olmuştur.

Satır No	A	B	C	Y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

Tablodaki ifadelerin karno haritasına aktarılmasına geçmeden önce karno haritasında A,B,C bölgelerinin bilinmesi gerekiyor. Aşağıdaki tabloda bu bölgelerin hangi hücreleri kapsadığı gösterilmektedir.

		\bar{A} bölgesi		A bölgesi	
		00	01	11	10
\bar{C} bölgesi	0				
	1				
		\bar{B} bölgesi	B bölgesi	\bar{B} bölgesi	

Tablo 4.7: 3 değişkenli Karno haritasında bölgelerin kapsadığı hücreler

Şimdi elde edilen tabloya göre A,B,C değişkenlerine ait Y çıkış ifadesiyle alacak olursak dört adet 1'den oluşmaktadır. Bu ifade karno haritasına yerleştirilirse aşağıdaki gibi olmaktadır.

		A B			
		0 0	0 1	1 1	1 0
y	C			1	
	0			1	
1	1	1	1	1	

Karnoya bakarsanız 3 adet grup olduğunu görürsünüz. Bu gruplar yeşil, kırmızı ve mavi renkler ile ayrı ayrı gösterilmiştir. Her biri 2 adet "1" içermektedir yani ikili gruptur.

- İndirgenmiş fonksiyon yazılırken her bir gruba ayrı ayrı bakılır.
- Her gruptan çarpım şeklinde 1 ifade çıkar.
- Her gruptan çıkan bu ifadeler toplanınca (yani toplam şeklinde yazılınca) indirgenmiş fonksiyon yazılmış olur. Bizim örneğimizde 3 adet grup olduğundan $y = Y + K + M$ şeklinde bir ifade oluşacaktır.
- Y ifadesini bulmak için yeşil gruba bakalım. Burada A değişmemiş, B değişmiş, C değişmemiştir. Değişen ifadeler sadeleşen ifadelerdir. Değişmeyen ifadeler ise alınır.

A'yı ifade eden değer
"0" iken "0" kalmış.
Yani değişmemiştir.

B'yi ifade eden değer
"0" iken "1" olmuş.
Yani değişmiştir.

C' yi ifade eden değer
"1" iken "1" kalmış.
Yani değişmemiştir.

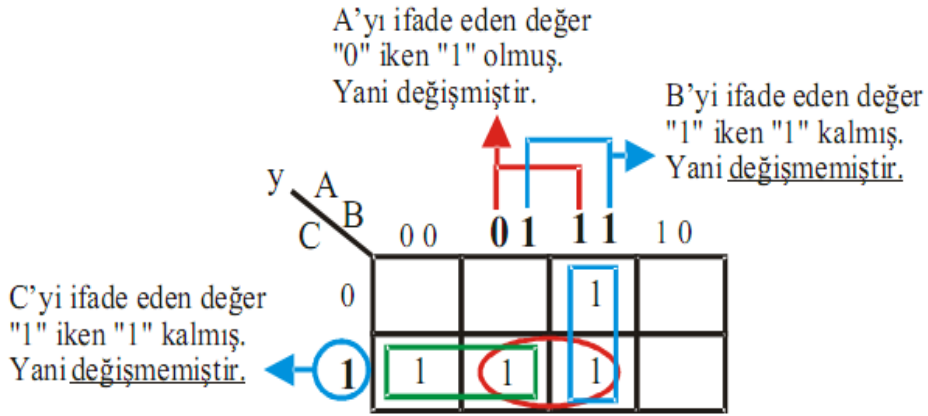
		A B			
		0 0	0 1	1 1	1 0
y	C			1	
	0			1	
1	1	1	1	1	

Dikkat: Burada sadece grubu kapsayan değerlere bakıldığına dikkat ediniz! Yukarıdaki şekilde sadece grubun bulunduğu alana denk düşen A,B,C değerleri yazılmıştır. Grubu kapsayan değerlerden kastımız budur.

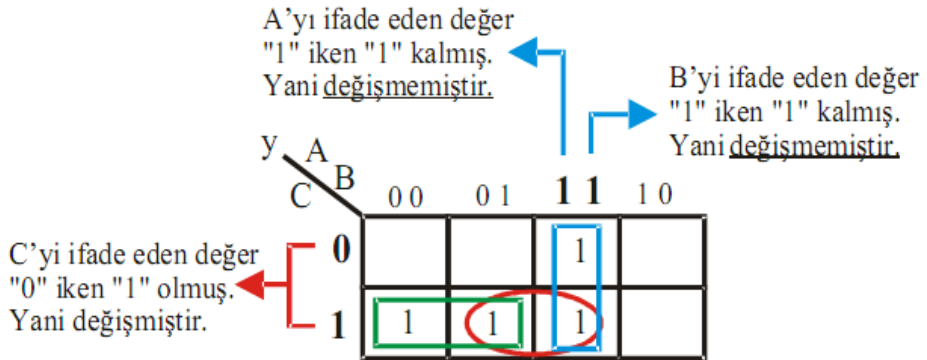
- Grup içinde değeri değişenler indirgenmiş demektir ve indirgenmiş fonksiyon yazımında kullanılmaz. Bizim örneğimizde B' nin değeri değiştiğinden B yazılmayacaktır.
- Değeri değişmeyenler ise çarpım şeklinde alınır. Bizim örneğimizde A ile C 'nin değeri değişmediğinden çarpım şeklinde yazılacak demektir. Burada öğreneceğimiz son bir kural daha var. Bu ifadeler çarpım şeklinde yazılırken;

Değeri "1" olanlar kendileri şeklinde (A, B, C) yazılır.
Değeri "0" olanlar değilleri şeklinde (A', B', C') yazılır.

- Bu bilgiler ışığında yeşil gruptan çıkacak sonuç (A' . C) olacaktır.
- **Kırmızı** gruba bakarsak bu gruptan çıkacak sonuç (B . C) olacaktır.

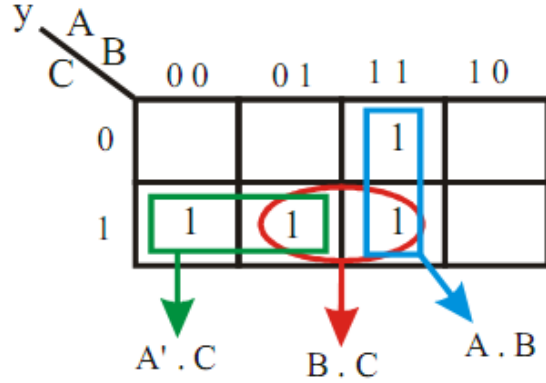


- **Mavi** gruba bakacak olursak bu gruptan çıkacak sonuç (A . B) olacaktır.

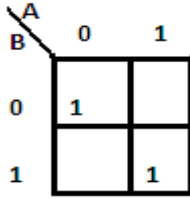


- Bu 3 gruptan çarpım şeklinde çıkan sonuçlar ard arda toplandığında denklem ya da ifade ortaya çıkmış olur.

$y = (A' \cdot C) + (B \cdot C) + (A \cdot B)$ şeklinde olacaktır.



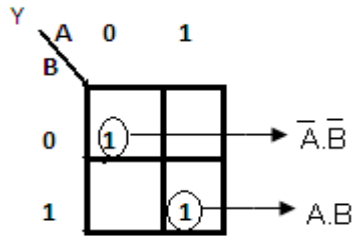
Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.



Çözüm: Şekilde görüldüğü gibi 1'ler çapraz olarak gruplandırma yapılamayacağı için ayrı olarak gruplandırılır. A'nın 0, B'nin 0 olduğu grupta A ve B değişiklik göstermediği için etkisiz eleman yoktur. A'nın ve B'nin 0 olduğu (A'.B') kutusudur. Bunun karşılığı ise $y1 = \bar{A} \cdot \bar{B}$ olur.

A'nın 1, B'nin 1 olduğu grupta A ve B değişiklik göstermediği için burada da etkisiz eleman yoktur. A'nın ve B'nin 1 olduğu (A.B) kutusudur. Bunun karşılığı ise $y2 = A \cdot B$ olur.

Karno haritasına ait çıkışı bulmak için gruplar ayrı ayrı toplanır. Grup içi ifadeler çarpım işlemine ve oluşan gruplar toplama işlemine tabi tutulmuştur.



$$Y = \bar{A} \cdot \bar{B} + A \cdot B \text{ olacaktır.}$$

Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.

	A	0	1
Y	B		
	0	1	1
	1		1

Çözüm: Karno haritası içinde gruplama işlemi, ikinin katları olacak şekilde ve en fazla 1 kapsayacak şekilde yapılır. Karno haritası içinde üç adet 1 olduğundan y1 ve y2 olmak üzere iki grup oluşmuştur.

	A	0	1
Y	B		
	0	1	1
	1		1

\bar{B} → $y1 = \bar{B}$
 B → $y2 = A$

Öncelikli olarak gruplara ait çıkış ifadeleri çarpımlar şeklinde yazılacak ve daha sonra gruplar toplanacaktır. y1'e ait çıkış ifadesi yazılırsa, burada A değişmiş B ise değişmemiştir.

Buna göre Q1'in çıkış ifadesi $y1 = \bar{B}$ olur.
y2 ye ait çıkış ifadesi yazılırsa; burada ise B değişmiş A değişmemiştir. Buna göre y2nin çıkış ifadesi $y2 = A$ olur.

Karno haritasına ait çıkışı bulmak için gruplar ayrı ayrı toplanır. Grup içi ifadeler çarpım işlemine ve daha sonra gruplar toplama işlemine tabi tutulmuştur.

$$Y = y1 + y2 \text{ ise } Y = \bar{B} + A \text{ olur.}$$

Örnek: Aşağıdaki karno haritalarının çıkış ifadesini yazınız.

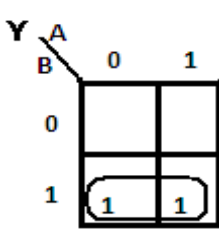
	A	0	1
Y	B		
	0	1	
	1		1

$Y = \bar{A} + B$

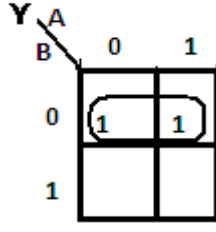
	A	0	1
Y	B		
	0	1	
	1		

$Y = \bar{A} \cdot \bar{B}$

Örnek: Aşağıdaki karno haritalarının çıkış ifadesini yazınız.

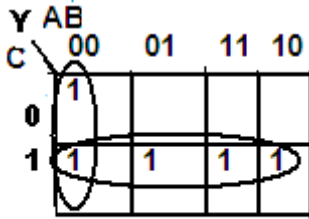


$$Y = B$$

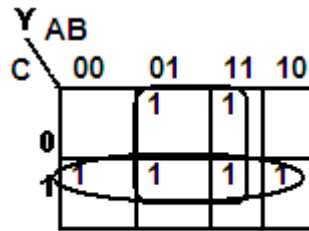


$$Y = \bar{B}$$

Örnek: Aşağıdaki karno haritalarının çıkış ifadesini yazınız.

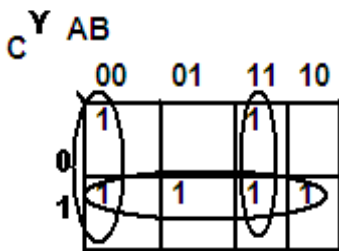


$$Y = \bar{A}.\bar{B} + C$$

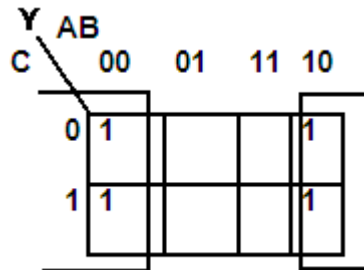


$$Y = B + C$$

Örnek: Aşağıdaki karno haritalarının çıkış ifadesini yazınız.



$$Y = \bar{A}.\bar{B} + A.B + C$$

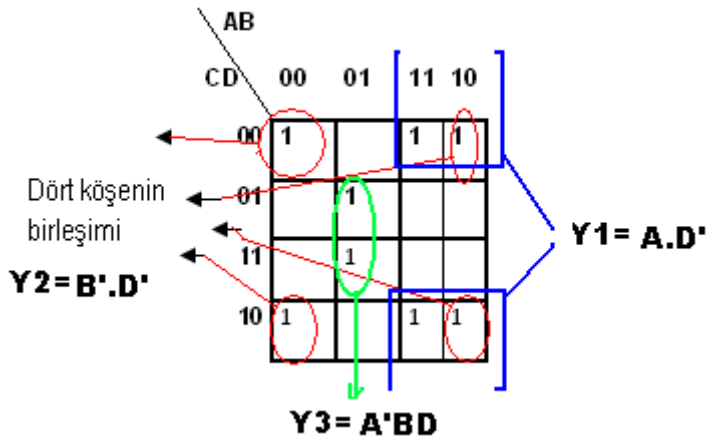


$$Y = \bar{B}$$

Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.

Y CD \ AB	00	01	11	10
00	1		1	1
01		1		
11		1		
10	1		1	1

Çözüm: En fazla 1'lerle yapılabilecek grup üç adettir.



$$Y = A.D' + B'.D' + A'.B.D$$

Örnek: Aşağıdaki karno haritalarının çıkış ifadesini yazınız.

CD \ AB	00	01	11	10
00	1	1	1	1
01				
11				
10	1	1	1	1

Çözüm: Bu örnekte gruplandırma tek olacaktır. Sekiz adet 1 grup yapılabilir.

Y	AB			
CD	00	01	11	10
00	1	1	1	1
01				
11				
10	1	1	1	1

$$Y = D'$$

Örnek: Aşağıdaki karno haritalarının çıkış ifadesini yazınız.

	AB			
CD	00	01	11	10
00	1			1
01		1	1	
11		1	1	
10	1			1

Çözüm: Karno haritasının köşeleri bir grup , ortadaki dört adet (1) bir grup yapılır.

Y	AB			
CD	00	01	11	10
00	1			1
01		1	1	
11		1	1	
10	1			1

$$Y = B'.D' + A.D \text{ olur.}$$

4.5. Farketmezlere Göre Karno Haritası

Bazı tasarımlarda gerek giriş gerekse çıkış değişkenlerinin bir önemi yoktur. Bu durumda ifadenin önemsiz olduğunu belirtmek için 0 ve 1 dışında özel bir karakter olan “X” kullanılır. Buna farketmez, önemsiz vb... gibi adlar verilebilir.

“X” bulunan kutular duruma göre “0” veya “1” kabul edilir. Burada gayemiz en büyük gruplamayı yapmaktır. Önemsizlerin hepsi kullanılabilceği gibi en büyük gruplama yapabilmek için istediğimiz “X”i alıp bazı “X” leri grup dışında bırakabiliriz.

Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.

	A	0	1
B	0	X	X
	1	1	

Çözüm : Karno haritasında farketmezlerden sadece biri gruplamaya "1" olarak dâhil edilmiş, diğerinin kullanılmasına gerek duyulmamıştır.

	A	0	1
B	0	X	X
	1	1	

$Y = A'$

UYGULAMA FAALİYETİ

Aşağıdaki verilen örnek ve çözümleri tekrarlayınız.

Aşağıda verilen karno ifadelerine göre çıkış işlemlerine ait çözümlerini inceleyiniz.

Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.

Y. AB C	00	01	11	10
0		x	x	1
1	1		1	1

Çözüm: İki grup oluşturulabilir. Farketmezlerden biri guruba dâhil edilir.

Y. AB C	00	01	11	10
0		x	x	1
1	1		1	1

$B'.C$ A

$Y = B'.C + A$

Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.

Y. AB C	00	01	11	10
0	x	x	x	1
1	1	1	1	1

Y. AB C	00	01	11	10
0	x	x	x	1
1	1	1	1	1

$Y = 1$

Örnek: Aşağıdaki karno haritasının çıkış ifadesini yazınız.

Y C	AB			
	00	01	11	10
0		x	x	1
1		1	1	1

Çözüm:

Y C	AB			
	00	01	11	10
0		x	x	1
1		1	1	1

$y1=B$ $y2=A$

$$Y = B + A$$

KONTROL LİSTESİ

Bu faaliyet kapsamında aşağıda listelenen davranışlardan kazandığınız beceriler için **Evet**, kazanamadıklarınız için **Hayır** kutucuklarına (X) işareti koyarak öğrendiklerinizi kontrol ediniz.

Değerlendirme Ölçütleri		Evet	Hayır
1	2 değişkenli karno haritasında sadeleşme yapılabilir mi?		
2	3 değişkenli karno haritasında sadeleşme yapılabilir mi?		
3	4 değişkenli karno haritasında sadeleşme yapılabilir mi?		
4	Farketmezlere göre karnoda gruplandırma yapılabilir mi?		
5	Karno ile çıkan ifadelerle göre devre çizilebilir mi?		
6	Tasarım yapılarak karno haritasından faydalanılıyor mu?		

DEĞERLENDİRME

Değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Bütün cevaplarınız “Evet” ise “Ölçme ve Değerlendirme”ye geçiniz.

ÖLÇME VE DEĞERLENDİRME

Aşağıdaki işlemleri yapınız.

1. Aşağıdaki karno haritasındaki ifadeleri bulunuz.

	A		
B	0	1	
0	1		
1		1	

2. Aşağıdaki karno haritasındaki ifadeleri bulunuz.

	A		
B	0	1	
0	1		
1		1	

3. Aşağıdaki karno haritasındaki ifadeleri bulunuz.

	Y	AB		
C	00	01	11	10
0		x	x	1
1	1		1	1

4. Aşağıdaki karno haritasındaki ifadeleri bulunuz.

	CD	AB		
	00	01	11	10
00	1		1	
01	1		1	
11	1		1	
10	1		1	

5. $Y = ABC' + A'B'C' + AB'C$ ifadesini karnoya yerleştiriniz.

6. $Y = A'BCD + AB'CD + ABC'D + ABCD' + ABCD$ ifadesini karnoya yerleştirerek en sade hâlini bulunuz.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise “Modül Değerlendirme”ye geçiniz.

MODÜL DEĞERLENDİRME

Aşağıdaki cümlelerin başında boş bırakılan parantezlere, cümlelerde verilen bilgiler doğru ise D, yanlış ise Y yazınız.

1. (.....)İkilik sayılar 0,1,2 rakamlarından oluşur.
2. (.....)İkilik sayıların en düşük değerlikli biti LSB tarafıdır.
3. (.....)Sekizlik sayı sisteminde taban 7'dir.
4. (.....)Sekizlik sayıyı ikilik sayıya çevirirken oktal sayının her biri 3 bitlik ikilik sayı olarak yazılır.
5. (.....)Onluk sayı ikilik sayıya çevrilirken sayı 2 ye bölünür. Kalanlar tersten yazılır.
6. (.....)Onaltılık sayı sistemi 0,1,...,9,10,11,...,16 ya kadardır.
7. (.....)Onaltılık sayılar ikilik sayıya çevrilirken 4 bitlik gruplara ayrılarak yazılır.
8. (.....)İkilik sayılarda $1+1= 10$ 'dur.
9. (.....)Ve kapısı toplama kapısıdır.
10. (.....)Ve kapısının elektriksel eşdeğeri iki seri anahtara bağlı bir lambadır.
11. (.....)İki girişli Veya kapısında girişlerden biri 1 ise çıkış 0 dir.
12. (.....)Özel Veya kapısının çıkış ifadesi $C = A \oplus B = A \cdot \bar{B} + \bar{A} \cdot B$ dir.
13. (.....)Tampon kapısı devrede katları birbirinden izole eder.
14. (.....)Değil kapısı girişine (1) verilirse çıkışta (0) olur.
15. (.....)TTL mantık ailesi 54 veya 74 numaralı ön ekine sahiptir.
16. (.....)TTL ailesinin besleme voltajı 5 V olup voltaj çıkış değeri 2 V ve üstü ise lojik 1 çıkışı, 0.0V -0.8V aralığında lojik 0 seviyesi gösterilmektedir.
17. (.....)CMOS entegreler 3V...18V arasındaki besleme geriliminde çalışabilir.
18. (.....)CMOS'lar TTL 'lere göre daha fazla güç harcar.
19. (.....)Boolean matematiğinde bir ifadenin değilinin değili ifadenin kendisine eşittir.
20. (.....)Boolean matematiğinde $1+A = 1$ 'dir.
21. (.....)Boolean matematiği ikili sayı sistemine dayanır. Bu sistemde yer alan "0" ve "1", sırasıyla açık (OFF) ve kapalı (ON) devrelerle eş anlamlıdır.
22. (.....)Pozitif mantıkta lojik 1 0V, Lojik 0 5V 'u temsil eder.
23. (.....)Karno haritası, sadeleştirme ve dijital devre tasarımında kullanılmaktadır.
24. (.....)Karno haritasında gruplama yaparken sadece "0" ler dikkate alınır. Boş olan yerler "1" demektir ve buraların gruplama yaparken önemi yoktur.
25. (.....)Karno haritaları üzerinde gerekirse çapraz gruplama yapılır. Gruplar 1,3,5 şeklinde seçilir.

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki modüle geçmek için öğretmeninize başvurunuz.

CEVAP ANAHTARLARI

ÖĞRENME FAALİYETİ-1'İN CEVAP ANAHTARI

1.a	26	4.a	17
1.b	55	4.b	156
1.c	35	4.c	116
1.d	27	4.d	123
2.a	72	5.a	16
2.b	167	5.b	57
2.c	123	5.c	9D
2.d	53	5.d	FF
3.a	6A	6.a	(110001) ₂
3.b	D7	6.b	(1010100) ₂
3.c	53	6.c	(101000) ₂
3.d	6D	6.d	(101001) ₂

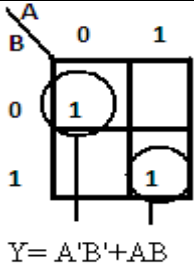
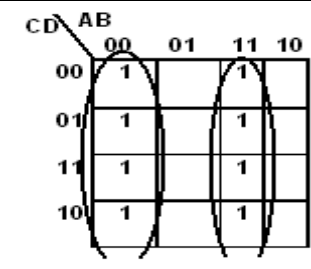
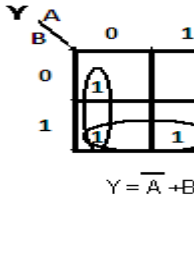
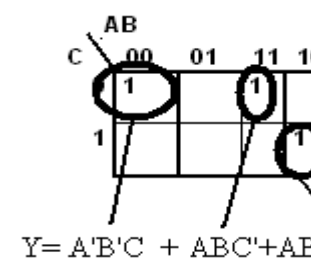
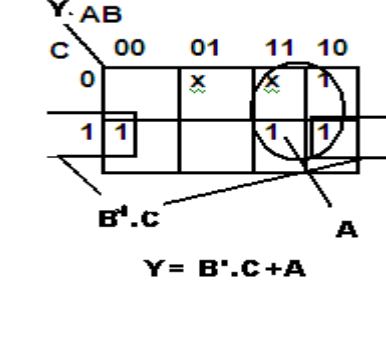
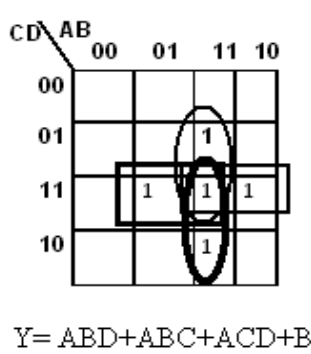
ÖĞRENME FAALİYETİ-2'NİN CEVAP ANAHTARI

1	D	7	Y
2	D	8	Y
3	Y	9	D
4	D	10	D
5	D	11	D
6	D	12	D

ÖĞRENME FAALİYETİ-3'ÜN CEVAP ANAHTARI

1	$Y = A.A.B + A.C = A.B + A.C = A.(B.C)$
2	$Y = B.A + B.\bar{B} + A.B + A.\bar{A} = AB + AB = AB$
3	$Y = \overline{\bar{A}.B.\bar{A}.B} = (A + \bar{B}).(\bar{A} + B) = A\bar{A} + AB + \bar{B}\bar{A} + \bar{B}B$ $= 0 + AB + \bar{A}\bar{B} + 0 = AB + \bar{A}\bar{B}$
4	$Y = A.B + \bar{B}.C$
5	

ÖĞRENME FAALİYETİ-4'ÜN CEVAP ANAHTARI

<p>1.</p>  <p style="text-align: center;">$Y = A'B' + AB$</p>	<p>4.</p>  <p style="text-align: center;">$Y = A'B' + AB$</p>
<p>2.</p>  <p style="text-align: center;">$Y = \overline{A} + B$</p>	<p>5.</p>  <p style="text-align: center;">$Y = A'B'C + ABC' + AB'C$</p>
<p>3.</p>  <p style="text-align: center;">$Y = B'.C + A$</p>	<p>6.</p>  <p style="text-align: center;">$Y = ABD + ABC + ACD + BCD$</p>

MODÜL DEĞERLENDİRME CEVAP ANAHTARI

1	Y
2	D
3	Y
4	D
5	D
6	Y
7	D
8	D
9	Y
10	D
11	Y
12	D
13	D
14	D
15	D
16	D
17	D
18	Y
19	D
20	D
21	D
22	Y
23	D
24	Y
25	Y

ÖNERİLEN KAYNAKLAR

- BEREKET M. E. TEKİN. Elektronik Atelye ve Laboratuvar 2, Mavi Kitaplar
- BEREKET M. E. TEKİN. Dijital Elektronik, Mavi Kitaplar
- YAĞIMLI M.AKAR F.Dijital Elektronik,Beta Yayınları
- ŞENSOY R. ERCAN Ö.CANGİR A.O Atelye II, Koparal Yayın Dağıtım
- YARCI K. Dijital Elektronik, Yüce Yayınları

KAYNAKÇA

- BEREKET M. E. TEKİN. Elektronik Atelye ve Laboratuar 2, Mavi Kitaplar
- BEREKET M. E. TEKİN. Dijital Elektronik, Mavi Kitaplar
- Boylestad Robert-Nashelsky Lovis, Elektronik Elemanlar ve Devre Teorisi, MEB Yayınları
- Bartes Thomas C. Sayısal Bilgisayar Temelleri, MEB Yayınları
- ASLAN Recai, Elektronik 2, Yüce Yayınları
- <http://www.alldatasheet.com>
- YAĞIMLI M.AKAR F.Dijital Elektronik,Beta Yayınları
- ŞENSOY R. ERCAN Ö.CANGİR A.O Atelye II, Koparal Yayın Dağıtım
- YARCI K. Dijital Elektronik, Yüce Yayınları